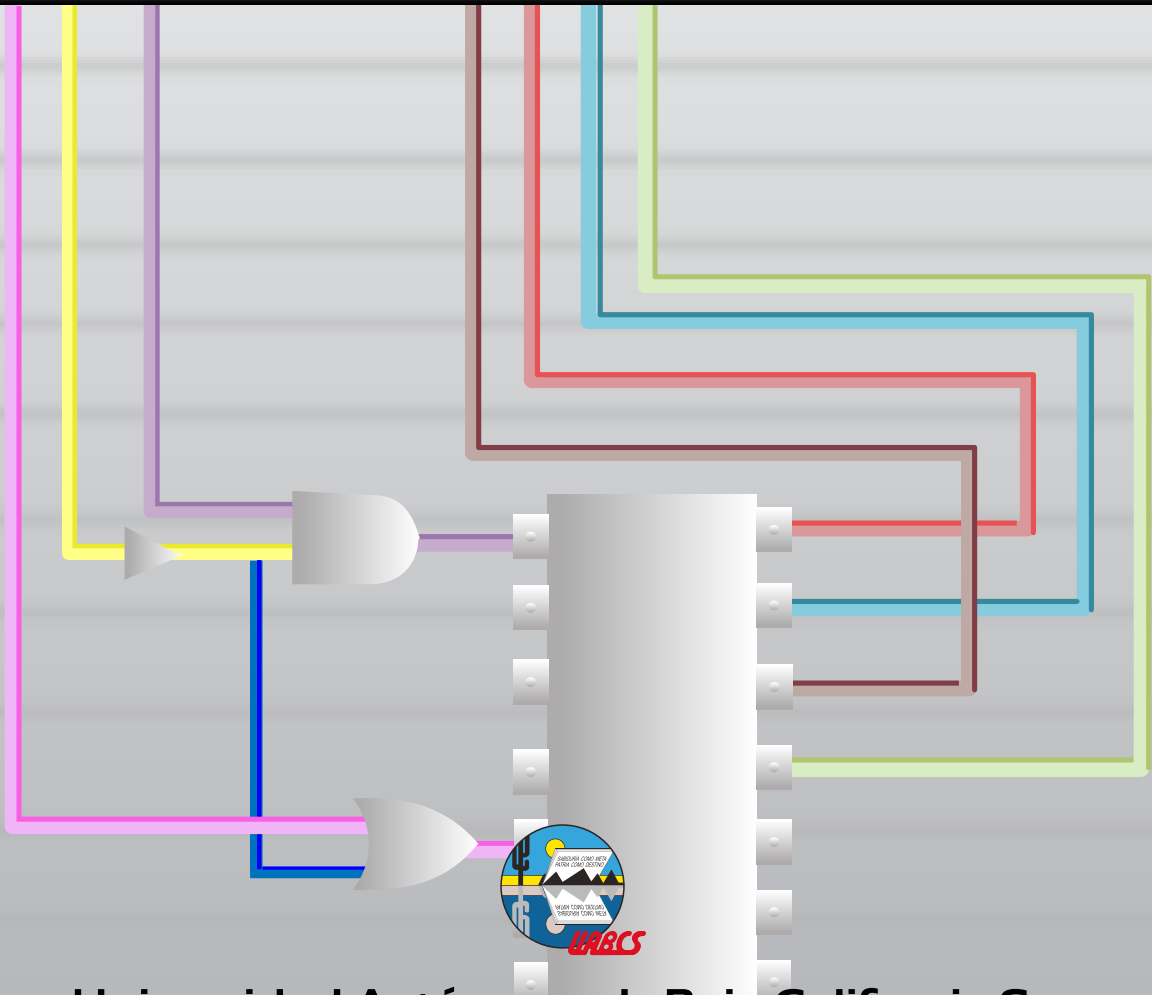


Gilberto González Soriano

Manual de prácticas de laboratorio de diseño digital



Universidad Autónoma de Baja California Sur

Manual de prácticas de laboratorio de diseño digital

Gilberto González Soriano



Universidad Autónoma de Baja California Sur

UNIVERSIDAD AUTÓNOMA DE BAJA CALIFORNIA SUR

DR. DANTE ARTURO SALGADO GONZÁLEZ
Rector

DRA. ALBA ERITREA GÁMEZ VÁZQUEZ
Secretaría General

DR. ALBERTO FRANCISCO TORRES GARCÍA
Secretario de Administración y Finanzas

LIC. JORGE RICARDO FUENTES MALDONADO
Director de Difusión Cultural y Extensión Universitaria

LIC. LUIS CHIHUAHUA LUJÁN
Jefe del Departamento Editorial

Este libro fue evaluado por pares académicos bajo arbitraje “doble ciego” de conformidad con la normatividad de la Universidad Autónoma de Baja California Sur. Los dictámenes son resguardados en los expedientes de la editorial universitaria.

D. R. © GILBERTO GONZÁLEZ SORIANO
D. R. © UNIVERSIDAD AUTÓNOMA DE BAJA CALIFORNIA SUR,
CARRETERA AL SUR KM 5.5, LA PAZ, BCS

Primera edición, 2022

ISBN: 978-607-8654-74-1

Reservados todos los derechos. Ninguna parte de este libro puede ser reproducida, archivada o transmitida, en cualquier sistema –electrónico, mecánico, de fotorreproducción, de almacenamiento en memoria o cualquier otro–, sin hacerse acreedor a las sanciones establecidas en las leyes, salvo con el permiso escrito del titular del *copyright*. Las características tipográficas, de composición, diseño, formato y corrección son propiedad de los editores.

Cuidado de la edición: César Daniel Mora Hernández

Diseño de cubierta: Doménica Tovar-Hulvershon Gutiérrez

Maquetación: David Burciaga Lozoya

Hecho en México

Contenido

Introducción	6
Objetivos.....	7
I. Fundamentos de sistemas digitales y numéricos.....	9
Práctica número 1	26
Práctica número 2	33
Práctica número 3	42
Práctica número 4	46
Práctica número 5	50
II. Circuitos lógicos combinacionales.....	53
Práctica número 6	60
Práctica número 7	65
Practica número 8	69
III Circuitos secuenciales	77
Práctica número 9	83
Práctica número 10	90

IV Implementación de sistemas digitales	100
Indicador de nivel de agua en cisternas.....	101
Sistema de vigilancia residencial	104
Medición de la velocidad del viento.....	106
Contador de vehículos para estacionamientos.....	110
Control de tráfico	114
Bibliografía	121
Acerca del autor.....	124

Introducción

El diseño digital se ocupa del diseño de circuitos electrónicos digitales. Los sistemas digitales se han vuelto parte de procesos productivos y recreativos: tanto en oficinas, escuelas, laboratorios, hospitales, bancos, la industria y en nuestras propias casas. Computadoras, teléfonos celulares, tecnología médica, comunicaciones, y entrenamiento entre otras son parte de nuestra forma de vida. Conocer los fundamentos del diseño digital permite que el alumno adquiera los conocimientos de la teoría de conmutación y pueda ser capaz de aplicar ese aprendizaje en el diseño de circuitos lógicos y comprobar los resultados mediante prácticas experimentales en el laboratorio de electrónica. El *Manual de prácticas de laboratorio de diseño digital* vincula la teoría con el mundo real. Para el desarrollo de las prácticas serán necesarios instrumentos de medición, material y equipo de apoyo como fuentes de alimentación, tablilla de conexiones, cautín soldador, dispositivos electrónicos, cables para puentes, circuitos digitales, herramientas para electrónica (pinzas de punta redonda, curvas y de corte) y accesorios como juego de cables con caimanes. Los instrumentos de medición y fuentes de alimentación son proporcionados por la Universidad, y forman parte del laboratorio de electrónica. Los

dispositivos electrónicos y algunos equipos de apoyo podrán ser adquiridos por los estudiantes en equipos de trabajo, ya sea comprados en tiendas de electrónica locales o proporcionadas por la Universidad. Las prácticas están planteadas con base a los contenidos del curso de diseño digital que contiene diez prácticas para elegir la implementación de un sistema digital. Las prácticas están subdivididas por unidades: cinco prácticas de la unidad I, fundamentos de sistemas digitales, tres prácticas de la unidad II, circuitos lógicos combinacionales, dos prácticas de la unidad III, circuitos secuenciales y como etapa final, el estudiante debe implementar y diseñar un sistema digital aplicado, por lo que en la unidad IV, implementación de sistemas digitales, se presentan cinco opciones de proyectos a realizar, donde puede, elegir solo uno de ellos por equipo.

Cada unidad lleva un contenido teórico de las prácticas que la componen y se puso cuidado en elaborar y desarrollar cada una de las prácticas, para dar cumplimiento del programa del curso; asegurar su utilidad y pertinencia, y con gran contenido gráfico para estimular el interés por el aprendizaje de circuitos digitales. Los materiales que se utilizan en cada una de las prácticas, son dispositivos comerciales de bajo costo con el fin de que estén al alcance de todos los estudiantes del curso, de tal forma que la inversión que realicen no afecte su economía. En cada una de las prácticas se describe nombre, objetivo, material, equipo, herramienta, trabajo de investigación, ejercicios de preparación y el procedimiento experimental. En el procedimiento experimental se dan los pasos del desarrollo de la práctica: tabla de verdad, expresiones lógicas, diagramas lógicos, topológicos y gráficos, e imágenes diversas de dispositivos y equipos.

Objetivos

El objetivo fundamental de este trabajo es que el estudiante de Ingeniería en Tecnología Computacional que toma el curso de Diseño Digital disponga de un manual de prácticas de laboratorio como ma-

terial complementario para el desarrollo experimental de prácticas de la materia Diseño Digital.

El manual de prácticas de laboratorio facilita al estudiante el proceso de ejecución de prácticas con el fin de fomentar la observación y comprensión del funcionamiento, características y tipo de tecnología de circuitos digitales.

Con el *Manual de prácticas de laboratorio de diseño digital* el estudiante aprenderá el uso, manejo, identificación, características técnicas y funcionamiento de circuitos integrados lógicos, representación simbólica de compuertas lógicas y expresiones booleanas; tablas de verdad, interpretación de diagramas de bloques y topológicos; símbolos gráficos de circuitos combinacionales y secuenciales.

El estudiante adquirirá habilidades en uso y manejo de herramientas de software, simuladores para el desarrollo de esquemas de circuitos lógicos digitales y optar por el más compatible a su computadora.

El estudiante aprenderá a manejar instrumentos de medición utilizados en diseño digital, así como habilidades en el cableado de circuitos digitales.

El estudiante podrá realizar el diseño de un circuito lógico a partir de un problema planteado mediante el uso de los métodos, teoremas y propiedades básicas del álgebra booleana, minimizar funciones booleanas mediante minitérminos, maxitérminos y mapas de Karnaugh.

I

Fundamentos de sistemas digitales y numéricos

Un sistema digital es la combinación de dispositivos diseñados para manipular información lógica o cantidades físicas que se representa en forma digital; es decir, las cantidades sólo pueden tener valores discretos. La tecnología avanza a pasos agigantados y cada vez más nuestras vidas están apegadas a las computadoras, teléfonos celulares, tabletas e internet, que están fuertemente ligadas al universo digital.

Números binarios

- El sistema de numeración binario es simplemente otra forma de representar magnitudes.
- El sistema binario cuenta con dos dígitos, es un sistema de base dos.
- Los dígitos binarios se llaman bits, son 1 y 0.
- La posición de un 1 o un 0 en un número binario indica su peso, o valor dentro del número.
- Los pesos de un número binario están basados en potencias de dos.

- Un número binario es un número con peso.
- El bit más a la derecha es el bit menos significativo (LSB, least significant bit) es un número entero binario y tiene un peso de $2^0 = 1$.
- El bit más a la izquierda es el bit más significativo (MSB, most significant bit), y su peso depende de la posición de cada dígito binario y tiene un peso de 2^{n-1} donde n es el número de bits a partir del punto binario.
- Los números con parte fraccionaria también se pueden representar en binario, colocando bits a la derecha del punto decimal.
- En un número binario con parte fraccionaria, el bit más a la izquierda es el MSB, y tiene un peso de $2^{-1} = 0.5$.
- Los bits a la derecha del punto binario tienen pesos que son potencias negativas de dos, o pesos fraccionales que decrecen $2^{-1} 2^{-2} 2^{-3}$.
- Los pesos de un número binario están basados en potencias de dos $2^{n-1} \dots 2^3 2^2 2^1 2^0 \cdot 2^{-1} 2^{-2} 2^{-3}$.
- n es el número de bits a partir del punto binario.
- Los bits a la izquierda del punto tienen pesos que son potencias positivas de dos.
- Los bits a la derecha del punto binario tienen pesos que son potencias negativas de dos, o pesos fraccionales.

2^3 ↓	2^2 ↓	2^1 ↓	2^0 ↓		2^{-1} ↓	2^{-2} ↓	2^{-3} ↓
1	0	1	1	.	1	0	1
MSB				Punto			LSB

Dado que un número binario solo puede tener dos valores: 0 y 1, cada coeficiente a_j se multiplica por 2_j .

Las conversiones de un número binario a decimal se efectúan expandiendo el número a una serie de potencias y sumando todos los términos. En general un número expresado en un sistema de base 2 consiste en coeficientes que se multiplican por potencias de 2.

$$a_n 2^n + a_{n-1} 2^{n-1} + \dots + a_2 2^2 + a_1 2^1 + a_0 + a_{-1} 2^{-1} + a_{-2} 2^{-2} + \dots + a_{-m} 2^{-m} \dots (1)$$

Ejemplo: El número binario 11010.11 para convertir a decimal se utiliza la serie de potencias (1).

$$\begin{aligned} 1 \times 2^4 + 1 \times 2^3 + 0 \times 2^2 + 1 \times 2^1 + 0 \times 2^0 + 1 \times 2^{-1} + 1 \times 2^{-2} \\ 16 + 8 + 0 + 2 + 0 + 0.5 + 0.25 \\ (11010.11)_2 = (26.75)_{10} \end{aligned}$$

Las operaciones aritméticas con números de base 2 siguen las mismas reglas que los números decimales, el caso de la suma los dígitos en toda posición significativa solo pueden ser 0 y 1. Cualquier acarreo que se genere en una posición significativa dada se sumará al par de dígitos que está en la siguiente posición significativa más alta. La resta es un poco más complicada. Las reglas siguen siendo las de la resta decimal, solo que el préstamo en una posición significativa dada suma 2 al dígito del minuendo. La multiplicación es muy sencilla. Los dígitos del multiplicador siempre son 1 y 0; por tanto, los productos parciales o bien son iguales al multiplicando, o son 0.

Sumando	101101	Minuendo	101101	Multiplicando:	1011
Sumando	+100111	Sustraendo	-100111	Multiplicado:	X101
suma	1010100	diferencia	000110		1011

$$\begin{array}{r} \\ \\ \\ \text{Producto} \end{array} \begin{array}{r} 0000 \\ 1011 \\ 110111 \end{array}$$

Lógica binaria

La lógica binaria se ocupa de variables que adoptan dos valores discretos y de operaciones que asumen un significado lógico. Los dos valores que pueden adoptar las variables reciben diferentes nombres (verdadero y falso, sí y no), pero para nuestros fines es conveniente pensar en ellos en términos de bits y asignarles los valores 1 y 0.

Las variables se designan con letras del alfabeto, como a, b, c, x, y, z, ..., y cada variable tiene dos y sólo dos posibles valores: 1 y 0.

El elemento binario básico es un interruptor que tiene dos estados, figura 1. Si el interruptor está controlado por x, decimos el interruptor está abierto si:

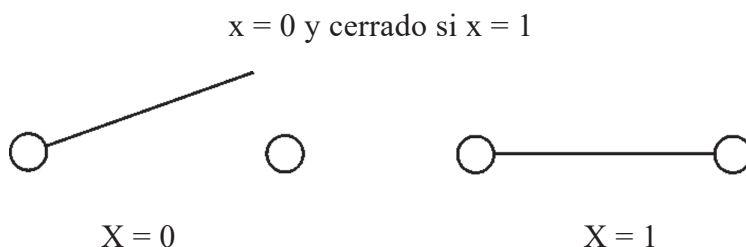


Figura 1
Elemento binario básico

Hay tres operaciones lógicas básicas:

- OR (suma lógica)
 - Símbolos: +, $\vee$
 - $a + b$ (se lee: a o b), y es 1 sí y sólo sí $a = 1$ o $b = 1$ o ambos.
- AND (producto lógico)
 - Símbolos: $\cdot$, $\wedge$
 - o simplemente dos variables seguidas $a \cdot b$ (se lee: a y b), y es 1 sí y solo sí $a = 1$ y $b = 1$.
- NOT (negación, complemento, inversión)
 - Símbolos: ' , $\neg$
 - a' (se lee: no a, a negado), y es 1 sí y solo sí $a = 0$.

Cada operación lógica puede implementarse mediante un elemento de circuito llamado compuerta lógica. Una compuerta lógica tiene una o más entradas y una salida que está en función de las entradas. El símbolo y operación de las compuertas básicas se presenta en la figura 2.

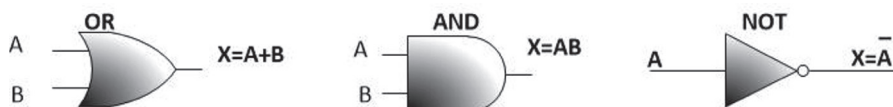


Figura 2
Símbolos y operación de compuertas básicas

Álgebra booleana

El álgebra booleana, al igual que todos los sistemas matemáticos deductivos, se define como un conjunto de elementos, un conjunto de operadores y varios axiomas o postulados no demostrados. Los postulados de un sistema matemático constituyen los supuestos básicos a partir de los cuales es posible deducir las reglas, teoremas y propiedades del sistema. Los postulados más comunes que se utilizan para formular diversas estructuras algebraicas son: Cerradura, Ley asociativa, Ley conmutativa, Elemento de identidad, Inverso, Ley distributiva.

Teoremas y propiedades básicos del álgebra booleana

El matemático inglés George Boole (1815-1864), en 1854 introdujo un tratamiento sistemático de la lógica titulado investigación de las leyes del pensamiento y desarrolló con este fin, un sistema algebraico que ahora llamamos álgebra booleana.

En 1904 E. V. Huntington formuló los postulados que definen formalmente el álgebra booleana.

En 1938, C. E. Shannon introdujo un álgebra booleana de dos valores llamada álgebra de conmutación, y demostró que las propiedades de los circuitos eléctricos de conmutación biestables podían representarse con esa álgebra.

Hay muchas similitudes entre el álgebra de Boole y el álgebra normal de los números reales. Solo tenga en cuenta que el álgebra booleana se limita a dos valores posibles: 1 o 0. En la tabla 1 se presentan los teoremas y postulados del álgebra booleana. Los teoremas y postulados se presentan por pares; cada relación es el dual de su pareja.

Los teoremas y postulados pueden ser comprobados por compuertas básicas.

Por ejemplo, el teorema Nulo, establece que si se aplica una AND entre cualquier variable y 0, el resultado es cero. Y se aplica una AND entre cualquier variable y 1 el resultado es la variable de entrada.



Figura 3
Teorema Nulo

Tabla 1
Postulados y teoremas del álgebra booleana

1. Propiedad conmutativa
 - Las operaciones OR y AND son conmutativas
 - P1a. $a + b = b + a$
 - P1b. $a \cdot b = b \cdot a$

Note que el valor para las combinaciones en la tabla de verdad para las segundas y terceras líneas son iguales.

2. Propiedad asociativa (1)

Las operaciones OR y AND son asociativas

$$T1a. (a + b) + c = a + (b + c)$$

$$T1b. (a \cdot b) \cdot c = a \cdot (b \cdot c)$$

Esta propiedad es mencionada como Ley asociativa, declara que el orden de los factores no altera el resultado. Esta propiedad nos ayuda a establecer algunas particularidades de las operaciones OR y AND.

Propiedad asociativa (2)

OR

$a + b + c + d + \dots$ Es 1 si cualquiera de las variables es 1 y es 0 solo si todas las variables son 0.

AND

$a \cdot b \cdot c \cdot d \dots$ Es 1 si todas las variables son 1 y es 0 si cualquiera de las variables es 0.

3. Identidad

Existen 2 elementos neutros, el 0 y el 1, cumpliéndose la propiedad en dos de los casos, quedando como 1 y 0 lógicos en los otros dos (ver teorema 2):

$$P2a. a \cdot 1 = a \quad (\text{identidad})$$

$$P2b. a + 0 = a \quad (\text{identidad})$$

4. Nulo

Casos en que no se cumple la propiedad de elemento neutro, pero existen y se definen de esta forma.

$$T2a. a \cdot 0 = 0$$

$$T2b. a + 1 = 1$$

5. Complemento

Existe el elemento complementario para cada variable binaria y el resultado para cada operación es el que sigue.

$$P3a. a + a' = 1$$

$$P3b. a \cdot a' = 0$$

6. Idempotencia

La suma o producto de dos variables iguales equivale a la misma variable.

$$T3a. a + a = a$$

$$T3b. a \cdot a = a$$

7. Distributiva

Ambas operaciones son distributivas

$$P4a. a(b + c) = (ab) + (ac)$$

$$P4b. a + bc = (a + b)(a + c)$$

(Este postulado no existe para el álgebra común).

8. Involución

Para todo elemento de álgebra de boole se cumple que:

$$T4. (a')' = a$$

9. Absorción

Ley de absorción

$$T4a. a + ab = a$$

$$T4b. a(a + b) = a$$

10. Ley de Moorgan

$$T5a. (a + b + c + \dots)' = a' \cdot b' \cdot c' \dots$$

$$T5b. (a \cdot b \cdot c \cdot \dots)' = a' + b' + c' + \dots$$

11. Adyacencia

Se define de la siguiente forma:

$$T6a. ab + ab' = a$$

$$T6b. (a + b)(a + b') = a$$

12. Simplificación

Es una combinación de las propiedades distributivas y asociativas, se usa comúnmente en la simplificación de funciones.

$$T7a. a + a'b = (a' + a)(a + b) = a + b$$

$$T7b. a(a' + b) = a'a + ab = ab$$

El proceso de la simplificación consiste en aplicar los postulados y teoremas del álgebra de conmutación para llegar a la expresión más simple de la ecuación.

Ejemplo de simplificación

Dada la función booleana $F = xy'(z + x + zy')$

$$F = xy'z + xy'x + xy'zy' \quad (\text{distributiva})$$

$$F = xy'z + xy' + xy'z \quad (\text{idempotencia})$$

$$F = xy'z + xy' \quad (\text{idempotencia})$$

$$F = xy'(z + 1) \quad (\text{distributiva y nulo})$$

$$F = xy' \quad \text{Función booleana reducida}$$

Todos los teoremas mostrados serán de gran utilidad en las prácticas para la simplificación de funciones algebraicas.

Sobre la simplificación:

- No existe una metodología para realizar la simplificación.
- Sólo la práctica es la manera de alcanzar la simplificación más óptima.
- La aplicación del álgebra de conmutación no garantiza el llegar a la simplificación óptima.

Cualquier función booleana puede representarse en una tabla de verdad. El número de renglones en la tabla es 2^n , donde n es el número de variables binarias en la función.

Forma canónica y estándar

Una función booleana puede expresarse en forma algebraica mediante una tabla de verdad, formando un minitérmino en donde cada minitérmino se obtiene de un término AND de la n variables, poniendo una apóstrofo a cada variable si el bit correspondiente del número binario es 0 y sin apóstrofo si es un 1. y para cada combinación de variables se produce un 1 en la función y tomando entonces la OR de todos esos términos. Entonces la función es escrita en una suma de minitérminos y es llamada suma de productos estándar o (canónica).

La dualidad sugiere que: si es posible sintetizar la función f considerando las filas de la tabla de verdad cuando $f = 1$, entonces es posible sintetizar f considerando las filas por el cual $f = 0$. De manera semejante, n variables forman un término OR, con cada variable vuelta prima o no prima, proporcionando 2^n combinaciones posibles, denominadas maxitérminos. Para cada combinación de variables se produce un 0 en la función tomando entonces la AND de todos esos términos. Cuando una función es escrita como un producto de

maxitérminos, la forma es llamada producto de suma estándar o (canónica). Ver tabla 2.

Veamos un ejemplo mediante el uso de minitérminos y maxitérminos: diseñe un circuito lógico que tenga tres entradas x, y y z, cuya salida f será alta cuando la mayoría de las entradas sean altas, tabla 3.

Tabla 2
Minitérminos y maxitérminos para tres variables

Minitérminos			Maxitérminos			Designación
a	b	c	Término	Designación	Término	
0	0	0	a'b'c'	m ₀	a + b + c	M ₀
0	0	1	a'b'c	m ₁	a + b + c'	M ₁
0	1	0	a'bc'	m ₂	a + b' + c	M ₂
0	1	1	a'bc	m ₃	a + b' + c'	M ₃
1	0	0	a'b'c'	m ₄	a' + b + c	M ₄
1	0	1	ab'c	m ₅	a' + b + c'	M ₅
1	1	0	abc'	m ₆	a' + b' + c	M ₆
1	1	1	abc	m ₇	a' + b' + c'	M ₇

Se puede observar en la tabla 3 que son tres variables de entradas $2^3 = 8$ combinaciones. En base al enunciado del problema, la salida f debe ser 1 siempre que dos o más entradas sean 1; para todos los demás casos la salida es cero.

Identificar los minitérminos con salida 1:

$$f(x, y, z) = m_3 + m_5 + m_6 + m_7$$

Escribir la expresión de la suma de productos:

$$f(x, y, z) = x'yz + xy'z + xyz' + xyz$$

$$f(x, y, z) = \sum m(3, 5, 6, 7)$$

011 101 110 111
3 5 6 7

Tabla 3
Minitérminos función de salida de tres variables

x	y	z	f
0	0	0	0
0	0	1	0
0	1	0	0
0	1	1	1
1	0	0	0
1	0	1	1
1	1	0	1
1	1	1	1

Tabla 4
Maxitérminos función de salida de tres variables

x	y	z	f
0	0	0	0
0	0	1	0
0	1	0	0
0	1	1	1
1	0	0	0
1	0	1	1
1	1	0	1
1	1	1	1

El circuito resultante se $f(x, y, z) = x'yz + xy'z + xyz' + xyz$ se muestra en la figura 4

La expresión puede ser simplificada por álgebra booleana:
agregar el término xyz dos veces: $f(x, y, z) = x'yz + xy'z + xyz' + xyz + xyz + xyx + xyz$

Factorizando los pares de términos apropiados, tenemos: $f = yz(a' + a) + xz(y' + y) + xy(z' + z)$

Cada término entre paréntesis es igual a 1, tenemos: $f(x, y, z) = yz + xz + xy$

El circuito simplificado se muestra en la figura 5.

Para el caso de maxitérminos utilice la tabla 4, con su función de salida.

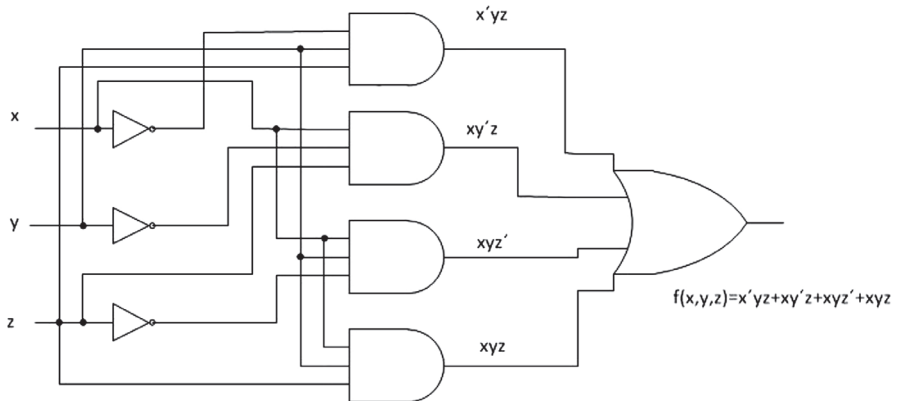


Figura 4
Circuito resultante de tabla 3, suma de productos

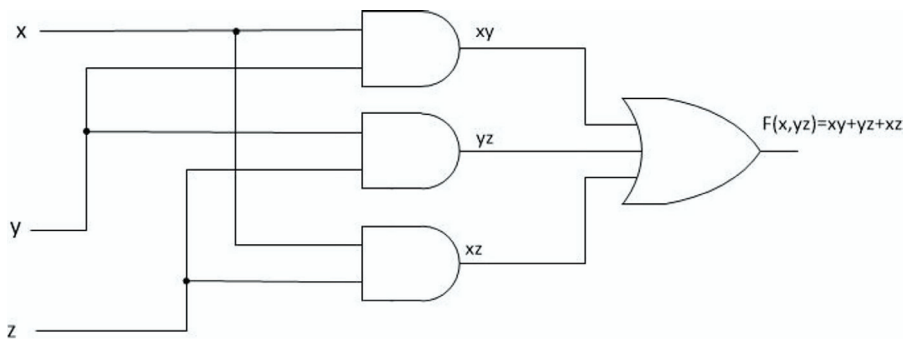


Figura 5
Circuito simplificado

Identificar los maxitérminos con salida 0

$$f(x, y, z) = M_0 + M_1 + M_2 + M_4$$

Escribir la expresión de la suma de productos

$$f(x, y, z) = (x + y + z)(x + y + z')(x + y' + z)(x' + y + z)$$

$$f(x, y, z) = \sum m(0, 1, 2, 4)$$

000	001	010	100
0	1	2	4

El circuito resultante del producto de suma se muestra en la figura 6:

$$f(x, y, z) = (x + y + z)(x + y + z')(x + y' + z)(x' + y + z)$$

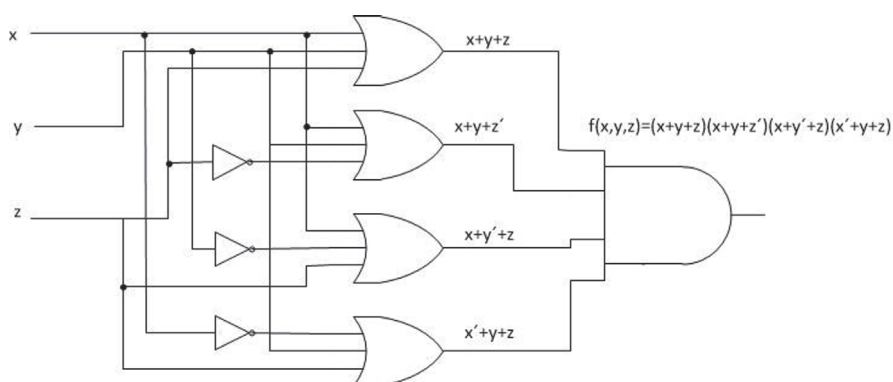


Figura 6
Circuito resultante del producto de suma

La expresión puede ser simplificada por álgebra booleana:

$$\begin{aligned} f(x, y, z) &= [(x + y + z)(x + y + z')(x + y' + z)(x' + y + z)]'' \\ &= [(x + y + z)' + (x + y + z')' + (x + y' + z)' + (x' + y + z)']' = (x' y' z') + (x' y' z) + (x' y z') + (x y' z') \\ &= x' y' z' + x' y' z + x' y z' + x y' z' \\ &= x' y' (z' + z) + z'(x' y + x y') \\ &= [x' y' + z'(x' y + x y')] = (x + y)(z + ((x + y')(x' + y))) \\ &= (x + y)(z + (x x' + x y + x' y' + y y')) \\ &= (x + y)(z + (x y + x' y')) \end{aligned}$$

El circuito simplificado se muestra en la figura 7.

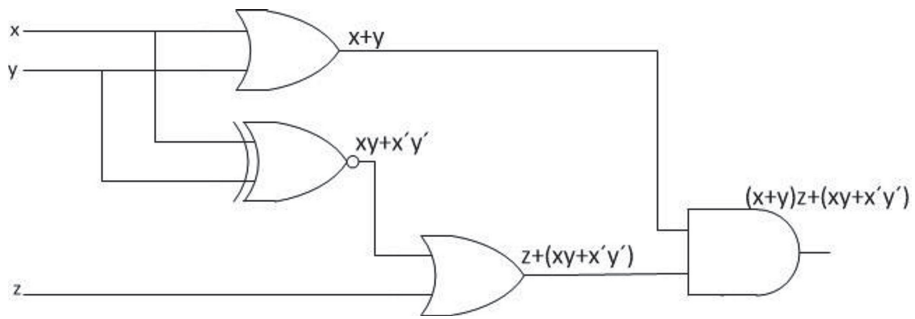


Figura 7
Circuito simplificado

Mapas de Karnaugh

La complejidad de las compuertas de lógica digital que implementa una función booleana está relacionada directamente con la complejidad de la expresión algebraica a partir de la cual se implementa una función. Aunque la representación de una función como la tabla de verdad es única, hay muchas formas de expresarlas algebraicamente. El método del mapa ofrece un procedimiento sencillo y directo para minimizar funciones booleanas. Este método podría considerarse como una versión pictórica de la tabla de verdad. El método del mapa es también conocido como mapa de Karnaugh o mapa K. Las expresiones simplificadas generadas por el mapa siempre están en una de las dos formas estándar: suma de productos o productos de sumas. Mapas de Karnaugh es un método gráfico usado para la simplificación de funciones de conmutación. Propuesto por Maurice Karnaugh en 1953. Los mapas de Karnaugh se componen de un cuadrado por cada minitérmino posible de cada función.

- 2 variables, 4 cuadrados.
- 3 variables, 8 cuadrados.
- 4 variables, 16 cuadrados.

- Cuando se quiere llevar una función a un mapa, se coloca un 1 en el casillero correspondiente al minitérmino que resultó como 1 en la función.
- Los otros casilleros se dejan en blanco.
- Si existen condiciones irrelevantes, es necesario poner una x en los minitérminos correspondientes.

En la figura 8 se representa las funciones del mapa de 2, varía con sus condiciones irrelevantes.

		A	
		0	1
B	0	1	X
	1		1

$$f(A, B) = \sum m(0, 3) + \sum d(2)$$

Figura 8
Representación de funciones en el mapa

Para entender la utilidad del mapa en la simplificación de funciones booleanas, hay que entender la propiedad básica que poseen dos cuadrados adyacentes. Cualquiera de dos cuadrados adyacentes del mapa difieren en una sola variable, que tiene apóstrofo en un cuadrado y no lo tiene en el otro. En la figura 9 se muestran 4 cuadros marcados con 1, se subdivide el área dada en cuadros adyacentes. Esto se indica en el mapa por dos rectángulos, cada uno encierra dos 1. El rectángulo inferior derecho representa el área encerrada por AC, y B sale debido a que tiene un cambio de bit de 1 a 0. El rectángulo inferior izquierdo representa A' C, y B sale debido a que tiene un cambio de bit de 0 a 1. La suma de estos dos términos da la respuesta $f = A' C + AC$.

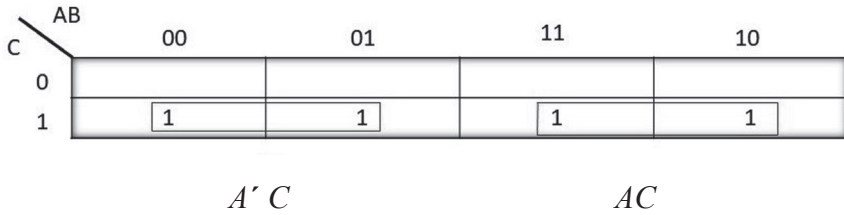


Figura 9
Mapa de la función simplificada
 $f = A' B' C + A' BC + ABC + AB' C = A' C + AC$

Mapa de dos variables:

- Un cuadrado representa un minitérmino, lo que da un término con dos literales.
- Dos cuadrados adyacentes representan un término de una sola literal.
- Cuatro cuadrados adyacentes representan la función igual a 1.

En la figura 10 se muestra la simplificación de mapa de dos variables.

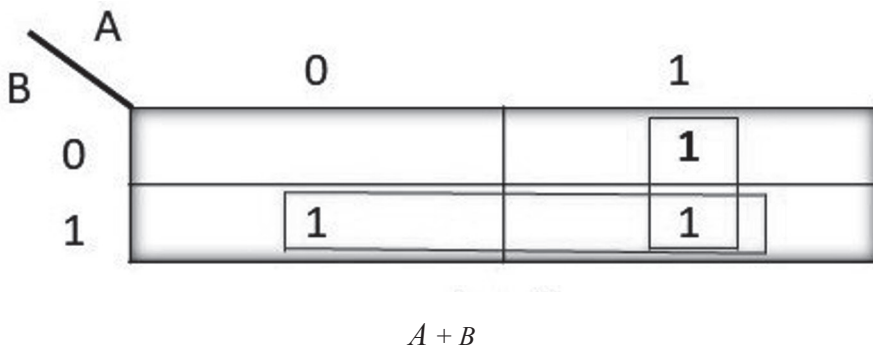


Figura 10
Mapa de dos variables

Mapa de tres variables

- Un cuadrado representa un minitérmino, lo que da un término con tres literales.
- Dos cuadrados adyacentes representan un término de dos literales.
- Cuatro cuadrados adyacentes representan un término de una sola literal.
- Ocho cuadrados adyacentes representan la función igual a 1.

En la figura 11 se muestra la simplificación de un mapa de tres variables.

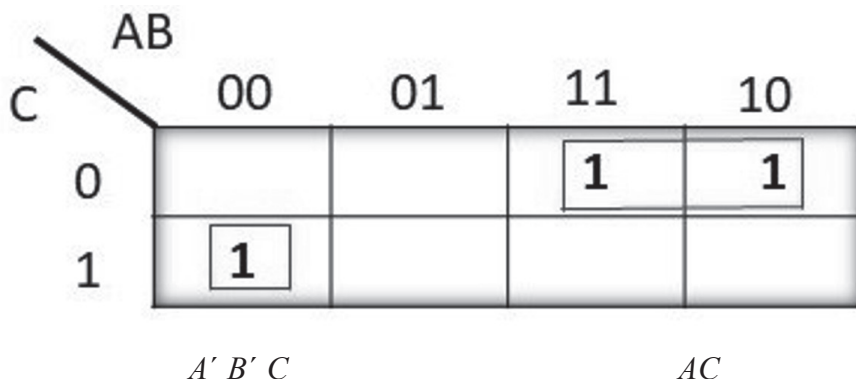


Figura 11
Mapa de tres variables

Mapa de cuatro variables

- Un cuadrado representa un minitérmino, lo que da un término con cuatro literales.
- Dos cuadrados adyacentes representan un término de tres literales.
- Cuatro cuadrados adyacentes representan un término de dos literales, ver figura 12.

- Ocho cuadrados adyacentes representan un término de una sola literal.
- Dieciséis cuadrados adyacentes representan la función igual a 1.

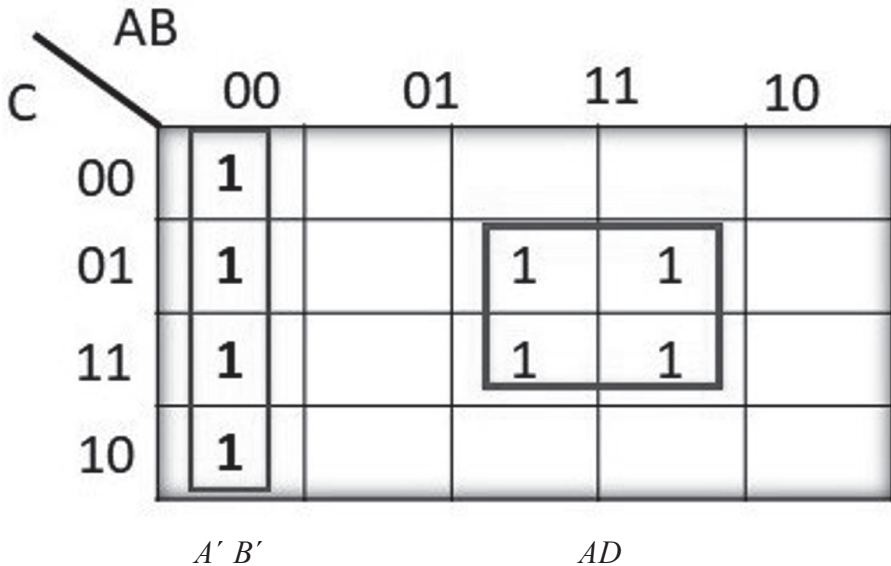


Figura 12
Mapa de cuatro variables

Práctica número 1

Nombre de la práctica: Identificación de componentes electrónicos utilizados en diseño digital.

Objetivo de la práctica: Los estudiantes se familiarizarán con dispositivos electrónicos pasivos y *lógicos* utilizados en el diseño digital. Leer valores de *códigos de colores* en resistencias, identificar los tipos

de circuitos integrados y sus terminales, identificar polarización de diodos, observar su construcción física, utilizar el multímetro digital realizando mediciones de resistencia, corriente y voltaje.

Duración: Dos horas.

Materiales:

- Un microinterruptor “DIP Switch” (DS), de 8 posiciones.
- 10 LED (diodo emisor de luz) no importa el color.
- 6 diodos semiconductores 1N4001.
- Dos resistencias de 1.5 Ω , 10 Ω , 47 Ω , 100 Ω , 1k Ω , 3k Ω , 10k Ω , 50k Ω , 100k Ω , 1M Ω , 10 resistencias de 470K Ω .
- 10 resistencias de 2.2 K Ω .
- Una tablilla de conexiones (protoboard).
- Los siguientes circuitos integrados o equivalentes: SN74LS00N, SN74LS04 SN74LS02N, SN74LS08, SN74LS10, SN74LS11, SN74LS32, SN74LS86N. Utilice circuitos integrados lógica transistor-transistor (TTL, Transistor-Transistor Logic) de la serie 74LS, Schottky de baja potencia (LS, Low, Power Schottky).
- Dos capacitores de 1uf, 10uf.
- 1 metro de alambre estañado para conexiones 22 awg 0 24 awg. (puede utilizar cable UTP).
- 1 pila de 9 volts.
- Hoja de datos (Data Sheet) de los dispositivos electrónicos semiconductores lógicos (obtenerlos por medio web).

Equipo y herramientas:

- Multímetro digital.
- Fuente de voltaje (5 VDC), de 1.5 a 2 Amperes.
- Pinzas de corte.
- Pinzas de punta.

Trabajo de investigación y ejercicios de preparación:

- Consultar código de colores de resistencia y usarlo en la práctica.
- Consultar el número de parte de un circuito integrado lógico, separe los caracteres y explique su significado: manufactura, tecnología, tipo de compuerta.
- Consultar los símbolos de componentes activos y pasivos.

Procedimiento experimental:

- a) Identifique las terminales de la tablilla de conexiones “proto-board” que usará en sus prácticas. ¿Qué pistas están unidas?, ¿Qué significa la numeración horizontal 1, 5, 10...?, ¿Qué significan las letras verticales A, B, C...?, ¿Qué función tiene el canal central?, revise su propia tablilla de conexiones y anexe la imagen similar a la presentada en la figura 13, y las repuestas a las preguntas realizadas.

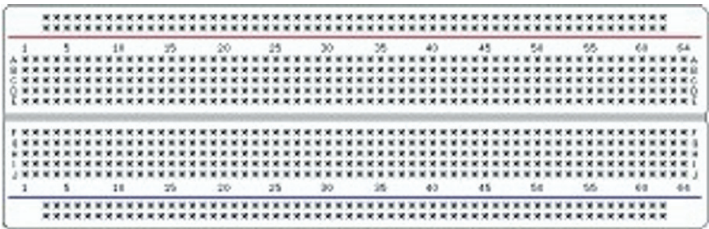


Figura 13
Tablilla de conexiones

- b) Identifique y seleccione 10 resistencias diferentes que va a utilizar. Mediante el código de colores, anote el valor medido y el codificado en la tabla 4. Mediante un multímetro digital gire el selector en el valor de medición Ω (si cuenta con un multímetro de diferentes escalas, utilice el rango adecuado). Mida cada resistencia codificada tal como se muestra en la figura 14, anótelo en la tabla 4. Vea diferencias entre el valor leído y medido.

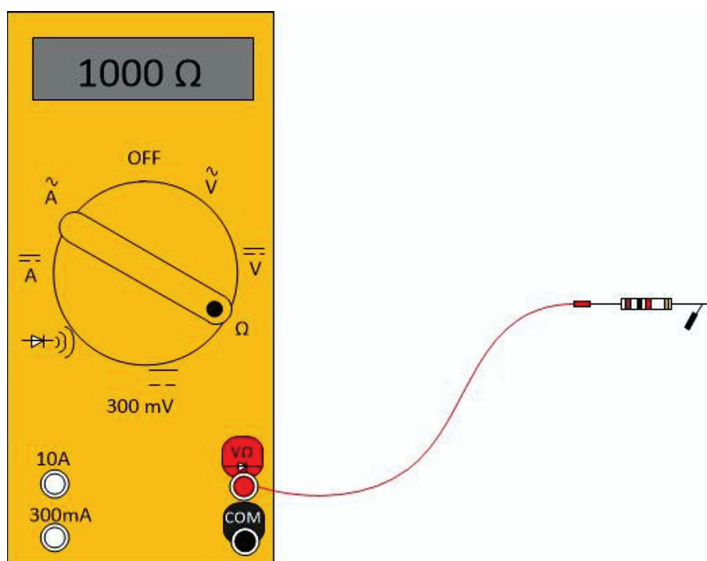


Figura 14
Medición de diodos semiconductores

Tabla 4
Valor de resistencias en Ohms (Ω)

Resis- tencia	1er banda	2da banda	3er banda	Multipli- cador	Tolerancia	Valor leído (Ω)	Valor medido (Ω)
R1							
R2							
R3							
R4							
R5							
R6							
R7							
R8							
R9							
R10							

- c) De los diodos semiconductores rectificadores y emisores de luz (LED) identifique el ánodo y cátodo utilizando el multímetro (seleccione diodo del multímetro).
- Gire el selector del multímetro en la posición de diodo. Coloque las terminales (+ y -) del multímetro en los extremos del diodo como se muestra en la figura 15. Vea y anote la lectura en el multímetro, después invierta las terminales del multímetro en los extremos del diodo y anote el resultado. Realice un diagrama con los símbolos de las mediciones que se realizaron.
 - El mismo procedimiento que ejecutó con el diodo semiconductor realícelo con el LED y anote las mediciones.

Anote las observaciones realizadas y con base a las mediciones, identifique el ánodo y el cátodo de los dispositivos físicos del diodo semiconductor y LED.

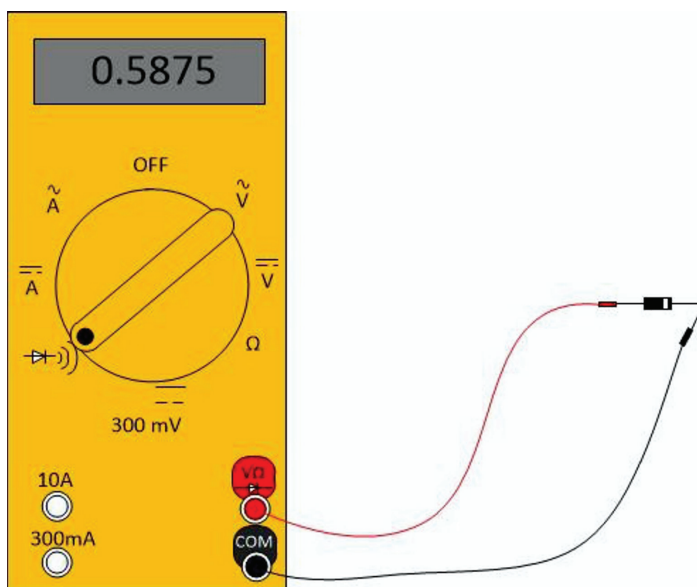


Figura 15
Medición de resistencias

- d) Identifique los capacitores y conecte el *óhmetro* entre sus terminales, ¿Qué observa?, invierta las terminales del multímetro, de nuevo ¿qué observa? ¿A qué se refieren con el valor μf , mf , pf , nf ? Entonces ¿qué fue lo que midió cuando se conectó el *óhmetro*?
- e) Utilice el bloque de interruptores de 8 posiciones “DIP Switch”, y con el multímetro en el valor de Ohms (Ω), coloque las terminales en los extremos del interruptor como se muestra en la figura 16. Abra y cierre el interruptor “switch”, ¿qué observa en la pantalla del medidor? Anote el valor medido para abierto y cerrado. Mida los otros interruptores.

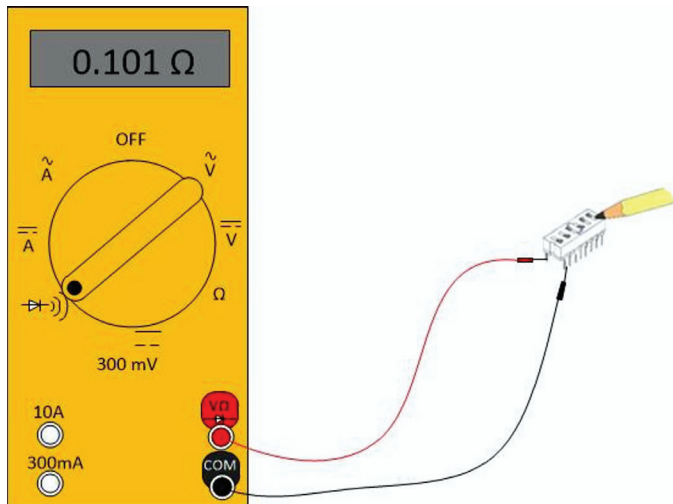


Figura 16
Medición de interruptores

- f) Identifique cada uno de los circuitos integrados (CI) y anote el número de parte: separe los caracteres que dividen la manufactura, tipo de tecnología, tipo de encapsulado y la función del circuito correspondiente. Verifique los pines ¿qué características físicas observan en ellos?, Ubique la terminal de

alimentación y la de tierra. Haga la figura de ubicación de terminales con marcas encontradas en los CI. Defina las características físicas externas que observa como tipo de material del encapsulado, tipo de conductores externos, tipos de marca. Realice un tabla.

- g) Revise la fuente de alimentación y revise el voltaje de salida utilizando el medidor de voltaje de corriente continua del multímetro. Qué voltaje es el que está midiendo. Anote el valor.
- h) Conecta el circuito de la figura 17 en el protoboard y cambie la resistencia en forma escalonada en múltiplos de 100 (hasta 5), partiendo de 100 Ω . Observar el LED, ¿Por qué cambia de intensidad luminosa? Utiliza un interruptor de los Dip Switch. Para el caso de no encontrar la resistencia solicitada, utilice la más cercana arriba del valor elegido.
- i) Invierte el LED en el circuito y anote lo que observa.
- j) Elija la resistencia más adecuada y comercial que usará para pruebas de salida de compuertas lógicas.

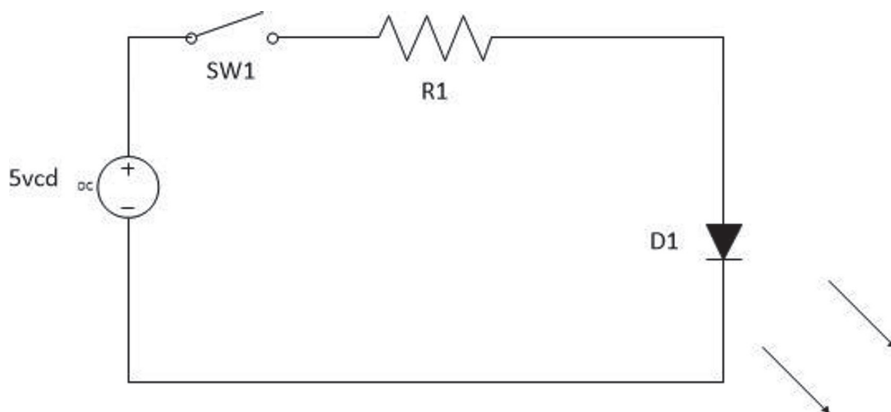


Figura 17
Circuito LED

Práctica número 2

Nombre de la práctica: Compuertas lógicas básicas, derivadas, especiales y comprobación de sus tablas de verdad.

Objetivo de la práctica: Verificar y comprobar, experimentalmente, las tablas funcionales o de verdad de las compuertas básicas AND, OR, NOT, compuertas derivadas NAND, NOR.

Duración: dos horas.

Materiales:

- Un microinterruptor “DIP Switch” de 8 entradas.
- Seis LED (diodo emisor de luz) no importa el color.
- Ocho resistencias de 470 Ω .
- Una tablilla de conexiones (protoboard).
- Los siguientes circuitos integrados o equivalentes: SN74LS00N (NAND), SN74LS02N (NOR), SN74LS04 (NOT), SN74LS08 (AND), SN74LS32(OR).
- Alambre para conexiones.
- Hoja de datos (Data Sheet) de los dispositivos electrónicos semiconductores lógicos (obtenerlos por medio web).

Equipo y herramientas:

- Multímetro digital.
- Fuente de voltaje (5 VDC).
- Protoboard.
- Hojas de datos y diagramas de los circuitos utilizados
- Pinzas de corte.
- Pinzas de punta.

Trabajo de investigación y ejercicios de preparación:

- a) ¿Qué es un circuito integrado? ¿Cuántos tipos de tecnologías se utilizan para la construcción de circuitos electrónicos digitales? Describir el funcionamiento de cada uno de ellos.
- b) Consultar la configuración interna de los circuitos integrados digitales adquiridos. Identificar las terminales “pin” de alimentación y tierra, terminales de entradas y de salidas (obligatorio traerlo en la práctica).

Procedimiento experimental

1. Colocar y alambrear apropiadamente los circuitos integrados (CI) que se muestran en el diagrama topológico de la figura 18 sobre el “protoboard”. Como primer paso del alambrado conecte las terminales de alimentación (+ y -) a todos los circuitos integrados (CI) y microinterruptores “DIP Switch”. Verifique que los circuitos se encuentren alineados con la muesca de orientación. Después realice los puentes de conexión del DIP a los CI. Revise minuciosamente que todo se encuentre bien conectado.
2. Ajustar su fuente de alimentación a una salida de 5 volts de corriente directa, visualice el medidor de voltaje de la fuente y confirme con el voltímetro digital.
3. Conecte las terminales de la fuente con su polaridad correcta (+) y (-) a la línea de alimentación del “protoboard” “(+) y (-).

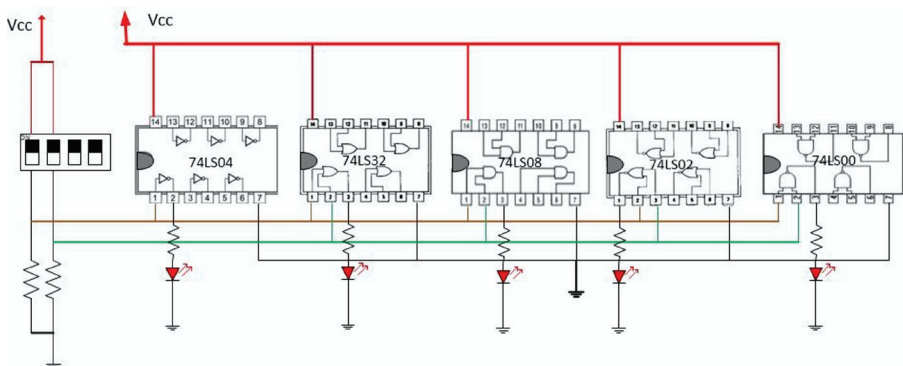


Figura 18
Alambrado y conexiones de pruebas de CI digitales

4. Por medio de los interruptores introducir las combinaciones lógicas a las entradas, con niveles lógicos 1 (5 volts) y 0 (0 volts): (0, 0), (0, 1), (1, 0), (1, 1).
5. Verificar la salida de la compuerta digitales por medio de LED y con el multímetro digital (en volts DC) mida en la salida “X” de cada compuerta, anote los valores en la tabla de verdad.
6. Elaborar la tabla de verdad de 5 a 9 para cada una de las compuertas utilizadas de las figuras 19 a 23, y comprobar experimentalmente los valores de voltaje de entrada y salida en cada una de ellas, anote lo que mida el voltímetro.
7. Comprobar los resultados experimentales obtenidos con los teóricos y distinga si existe alguna diferencia en los niveles lógicos.
8. Realice el diagrama eléctrico con los componentes de la figura 18 con sus símbolos correspondientes.

Tabla de verdad de operaciones lógicas y experimentales de compuerta lógicas

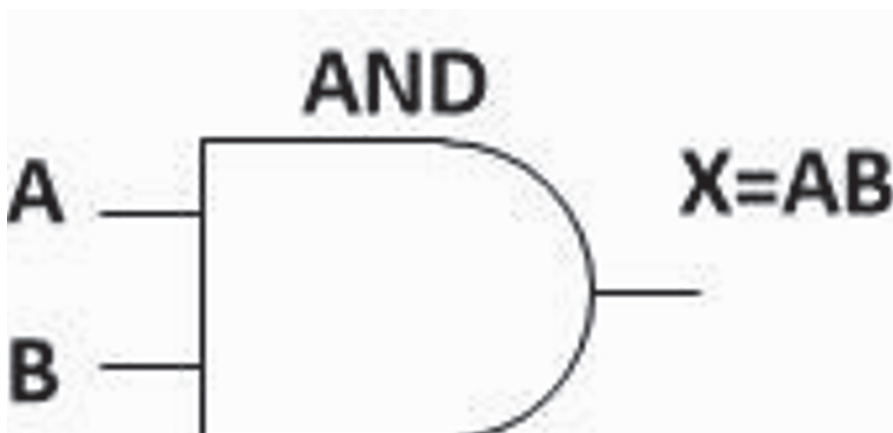


Figura 19
Compuerta AND

Tabla 5
Tabla de Verdad y experimental AND

A B	X = AB	Led On/Off	Voltaje A	Voltaje B	Voltaje X

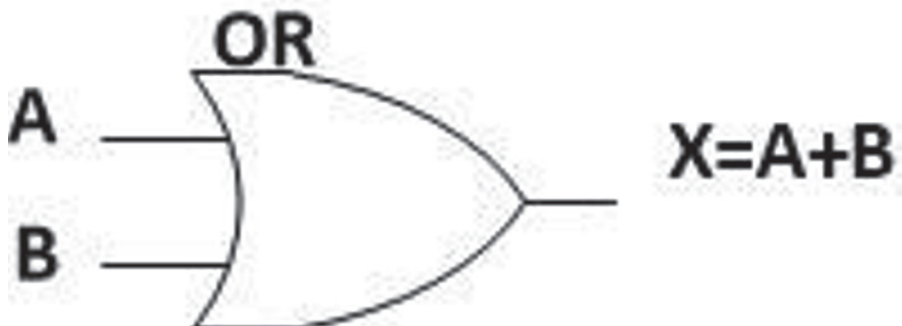


Figura 20
Compuerta OR

Tabla 6
Tabla de verdad y experimental OR

A	B	$X = A + B$	Led On/Off	Voltaje A	Voltaje B	Voltaje X

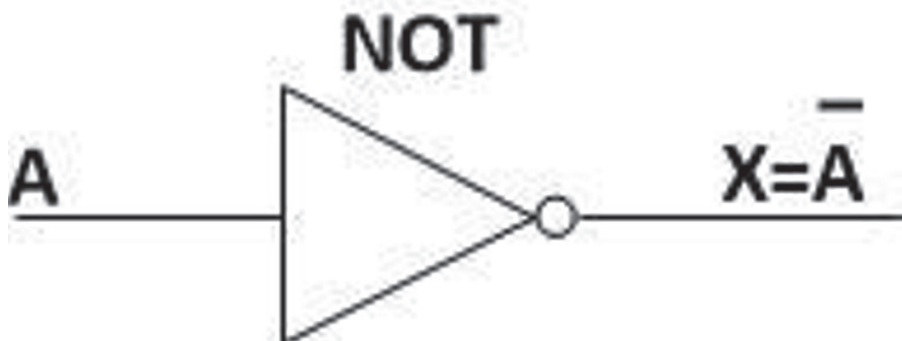


Figura 21
Compuerta NOT

Tabla 7
Tabla de verdad y experimental NOT

A	$X = \overline{A}$	Led On/Off	Voltaje A	Voltaje X

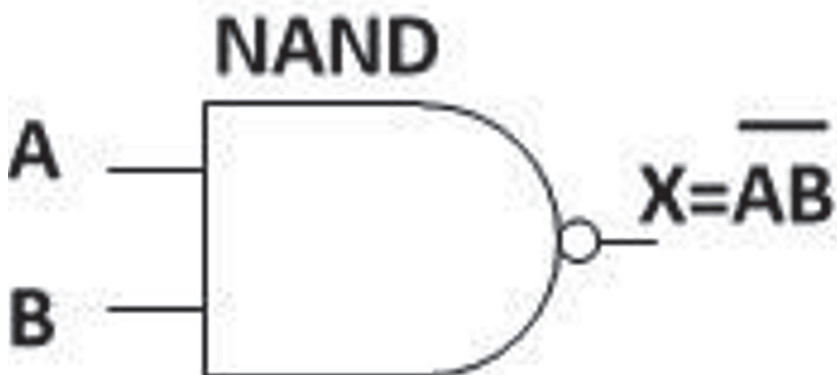


Figura 22
Compuerta NAND

Tabla 8
Tabla de verdad y experimental NAND

A B	$X = \overline{AB}$	Led On/Off	Voltaje A	Voltaje B	Voltaje X

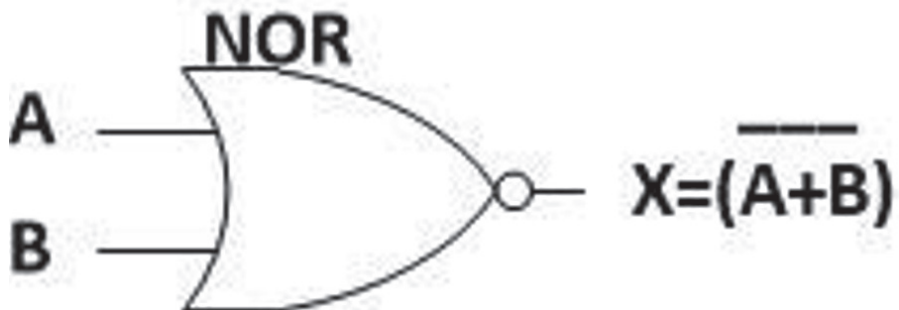


Figura 23
Compuerta NOR

Tabla 9
Tabla de verdad y experimental NOR

A B	$X = \overline{A * B}$	Led On/Off	Voltaje A	Voltaje B	Voltaje X

Dado el circuito lógico de la figura 24

9. Basado en el diagrama lógico de la figura 24 continúe con las conexiones en el circuito topológico mostrado en la figura 25, una vez terminado el diagrama, realice y termine el montaje físico en la tablilla de conexiones que se muestra en la figura 26, compruebe que la de tabla de verdad coincida con los resultados experimentales del circuito, ejecute las combinaciones de entrada para generar X.

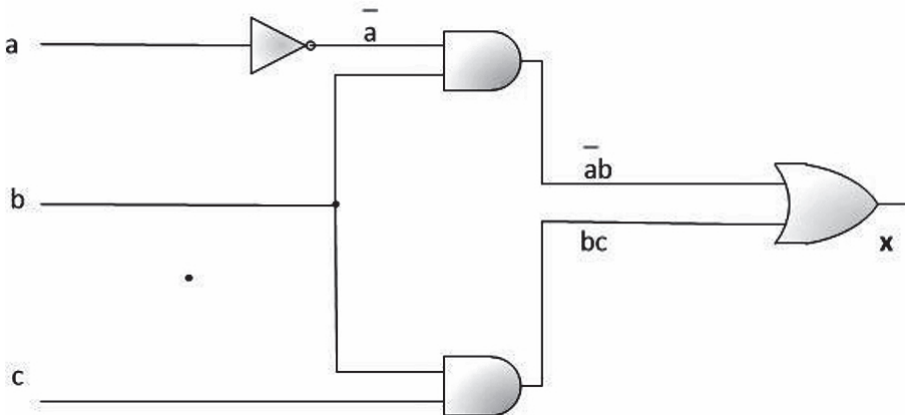


Figura 24
Circuito lógico

- Analice el circuito mediante el uso de la tabla de verdad, tabla 10.
- Liste todas las entradas posibles combinacionales en orden numérico tomando la entrada **a** como el MSB. Tome los nodos intermedios del circuito y colóquelos en la tabla de verdad.
- Llenar los valores para cada columna.
- Determinar en forma lógica las columnas para predecir la salida X.

Tabla 10
Tabla de verdad de figura 24

A	B	C				X =

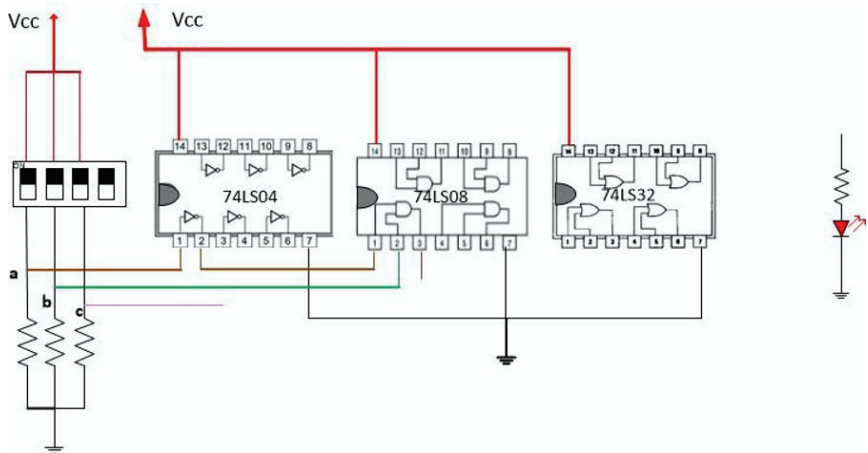


Figura 25
Diagrama topológico

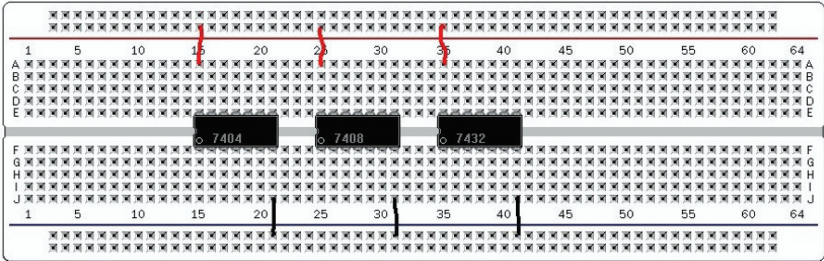


Figura 26
Tablilla de conexiones para montaje de circuito lógico

Práctica número 3

Nombre de la práctica: Álgebra de Boole

Objetivo de la práctica: Comprobar en el laboratorio el diseño optimizado de un circuito lógico mediante el uso de teoremas y propiedades del álgebra de Boole; reportando ventajas que se obtienen.

Duración: dos horas

Materiales:

- Una fuente de voltaje de 5V.
- 2 DIP 3 LED (no importa el color).
- 11 resistencias de 470 ohms.
- 2 tablillas de conexiones.
- Los siguientes circuitos integrados:
 - Dos 74LS10 (compuertas NAND 3 entradas).
 - Tres 74LS08 (compuertas AND dos entradas).
 - Un 74LS04 (inversores).
 - Cuatro 74LS32 (compuertas OR de 2 entradas).
 - Una 74HC4075.
 - Un 74LS21.
- Alambre para conexiones.

Equipo y herramientas:

- Multímetro digital.
- Fuente de voltaje (5 VDC), de 1.5 a 2 Amperes.
- Pinzas de corte.
- Pinzas de punta.

Trabajo de investigación y ejercicios de preparación:

- Traer las hojas de especificaciones de los CI digitales que usará en la práctica.
- Traer resueltos los incisos del **a)**, **b)**, **d)**, **e)**, **f)** basados en los postulados y teorema del álgebra booleana.

Procedimiento experimental:

1. Dado el circuito lógico de la figura 27:

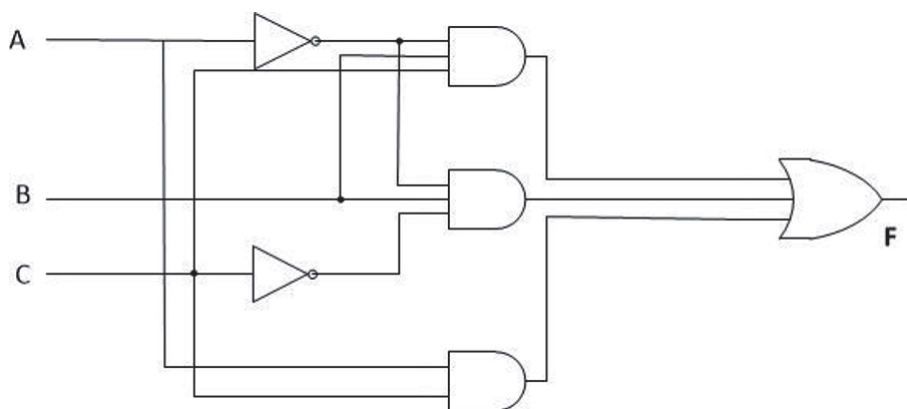


Figura 27
Circuito lógico

- Determine la función de salida F (función Booleana).
- Realizar La tabla de verdad de F, en la tabla 11, con base al resultado obtenido en a:
- Alambre el circuito mostrado en la figura 27 en el “proto-board”, guíese por el diagrama del circuito topológico mostrado en la figura 28.

Tabla 11
Tabla de verdad de circuito lógico de figura 27

A	B	C				F

- d) Realice las combinaciones binarias en forma ascendente en los interruptores DS y compruebe que la salida en el LED de la figura 28 corresponda a los valores lógicos de la función de salida F de la tabla de verdad de la figura 27.

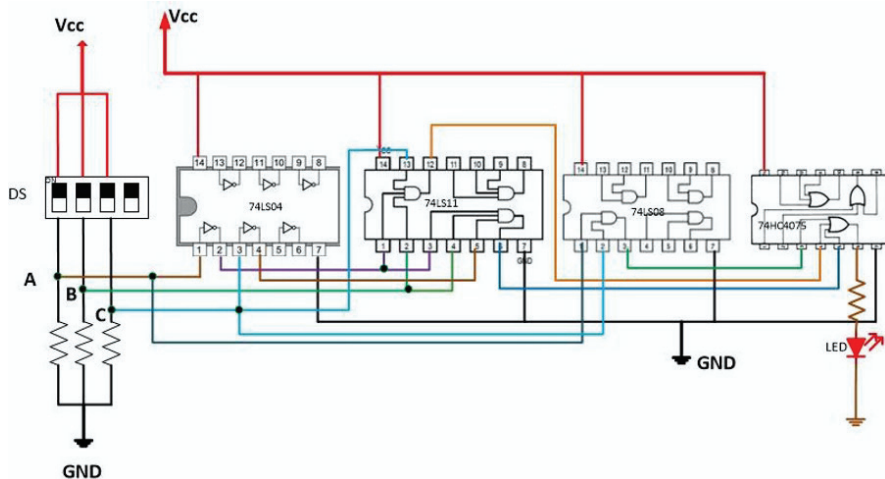


Figura 28
Circuito topológico

2. Utilizar álgebra de Boole:

- e) Simplifique la expresión F obtenida del inciso a, aplicando los teoremas y propiedades básicas del álgebra booleana.

- f) Realice el circuito lógico resultante de la función reducida del inciso e.
- g) Realice la tabla de verdad, tabla 12, de la función reducida en inciso e.
- h) Alambre el circuito lógico resultante de inciso e, en su “protoboard” y compruebe la tabla de verdad, realice el diagrama topológico de la función reducida.

¿Qué diferencias encuentra en la función de salida del circuito original y el reducido?

- Explique las ventajas que obtiene al utilizar el álgebra booleana para la reducción de circuitos.
- Anexe fotografías de las pruebas experimentales dentro del laboratorio.

Tabla 12
Tabla de verdad de circuito lógico simplificado

A	B	C			F

Práctica número 4

Nombre de la práctica: Minitérminos, maxitérminos

Objetivo de la práctica: Comprobar la importancia de minitérminos y maxitérminos en la implementación y diseño de circuitos lógicos, basándose en la suma de productos y productos de sumas.

Duración: dos horas.

Materiales:

- 2 DIP de 8 entradas.
- 2 LED (color verde y rojo).
- 4 resistencias de 470 ohms.
- 1 tablillas de conexiones (*protoboard*).
- Circuitos integrados: dos 74LS10, una 74LS04, una 74LS32, una 74LS266, una 74LS86 y compuertas que surjan del circuito resultante.

Equipo y herramientas:

- Multímetro digital.
- Fuente de voltaje (5 VDC), de 1.5 a 2 Amperes.
- Pinzas de corte.
- Pinzas de punta.

Trabajo de investigación y ejercicios de preparación: Traer resueltos el numeral **2**, numeral **3**, incisos **a**, al **g**. Numeral **4** del inciso **i** al **o**.

Procedimiento experimental:

Una sala de hospital cuenta con tres entradas, cada entrada cuenta un interruptor de control de luz en cada puerta y para una sola lámpara central. Debe ser posible encender o apagar la luz de la sala desde cualquier puerta de entrada-salida. Ver figura 29.

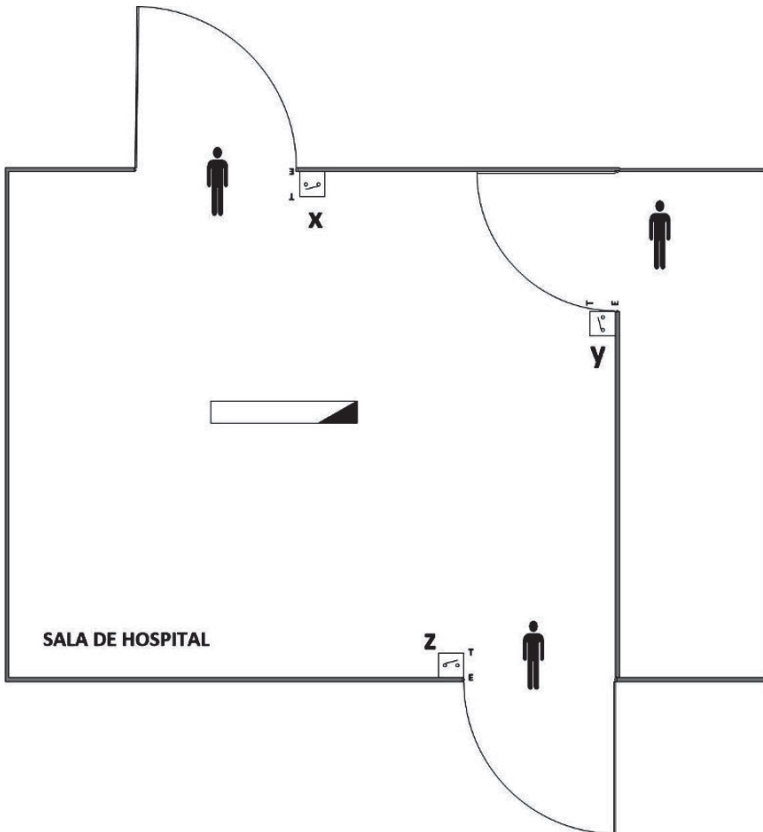


Figura 29
Control de luz sala de hospital

- a) Sean x , y , z denotan a los interruptores:
 x es el MSB y z el LSB.
- b) Los estados de los interruptores son:

Interruptor abierto = **0** Interruptor cerrado = **1**

- c) Suponga que la luz está apagada si todos los interruptores están abiertos.

Luz apagada = **0**

Luz prendida = **1**

1. Enunciados del problema:

x, y, z interruptores

- a) Tres variables de entrada, una salida $2^3 = 8$ combinaciones posibles.
- b) **Luz apagada**: todos los interruptores abiertos
- c) Cualquiera de los interruptores cerrados: **luz encendida**.
- d) Dos de los interruptores cerrados: **luz apagada**.
- e) **Luz encendida** si todos los interruptores están cerrados.
2. Establecer la tabla de verdad, tabla 13, en función de los enunciados del problema en 1, **f** es la salida.

Tabla 13
Tabla de verdad de control de luz

x	y	z	f

3. Minitérminos:

- a. Identificar los minitérminos con salida **1**, $f(x, y, z) =$
- b. Escribir la expresión en suma de productos.
- c. Realice el circuito lógico resultante de la suma de productos.
- d. Simplifique la expresión de la suma de productos mediante el álgebra de Boole.
- e. Realice el circuito lógico simplificado resultante del inciso d.
- f. Arme físicamente en laboratorio el circuito lógico resultantes de inciso **c)** y **d)** en su tablilla de conexiones “proto-board”, y compruebe que la combinación de entrada coincida con las salidas definidas.

4. Maxitérminos:

- g. Identificar los maxitérminos con salida **0**, $f(x, y, z) =$
- h. Escribir la expresión en productos de suma.
- i. Realice el circuito resultante del producto de suma.
- j. Simplifique la expresión del producto de suma mediante el álgebra de Boole.
- k. Realice el circuito simplificado resultante del inciso **k**.
- l. Arme físicamente en laboratorio el circuito simplificado del inciso **i)**, **j)** en su protoboard, y compruebe que la combinación de entrada coincida con las salidas definidas.

¿Cuál de los dos métodos es más fácil de realizar?

¿Cuál es más costoso?

Práctica número 5

Nombre de la práctica: Mapas de Karnaught

Objetivo de la práctica: Demostrar la importancia de los mapas de Karnaugh en la simplificación de funciones de conmutación o ecuaciones lógicas, basándose en la suma de productos.

Duración: 2 horas.

Materiales:

- 2 DIP de 8 entradas.
- 2 LED (color verde y rojo).
- 4 resistencias de 470 ohms.
- 1 tablillas de conexiones (*protoboard*).
- Circuitos integrados: dos 74LS11, una 74LS08, dos 74LS04, dos 74LS32.

Equipo y herramientas:

- Multímetro digital.
- Fuente de voltaje (5 VDC), de 1.5 a 2 Amperes.
- Pinzas de corte.
- Pinzas de punta.

Trabajos de investigación y ejercicios de preparación: traer resueltos los incisos del **a)** al **f)**, y use la bibliografía o notas de clase sobre el método del mapa para complementar los incisos solicitados.

Procedimiento experimental:

1. Dada la función booleana: $F = A' B' C' + A' B' C + A' BC' + AB' C'$
 - a) Establecer la tabla de verdad de la función booleana, con la función de salida F, llenar los valores para cada columna en la tabla 14.
 - b) Realice el circuito lógico de la función booleana F.
 - c) Ubique los minitérminos de la función booleana $F(A, B, C) = \sum(\quad)$ en el mapa de la figura 30 y determine la expresión booleana mínima.
 - d) Establezca la tabla de verdad de la expresión simplificada en c, tabla 15.
 - e) Realice el circuito lógico de la función mínima encontrada en c.
 - f) Realice los circuitos topológicos de los circuitos lógicos resultantes en **b)** y **e)**.
 - g) Arme físicamente en laboratorio el circuito lógico resultantes de inciso **b)** y **e)**, en su tablilla de conexiones “protoboard”, y compruebe que la combinación de entrada coincida con las salidas definidas. Guíese por los circuitos topológicos realizados en **f)**.

Tabla 14

Tabla de verdad de $F = A' B' C' + A' B' C + A' BC' + AB' C'$

A	B	C	$A' B' C'$	$A' B' C$	$A' BC'$	$AB' C'$	F
0	0	0					
0	0	1					
0	1	0					
0	1	1					
1	0	0					
1	0	1					
1	1	0					
1	1	1					

		BC			
		00	01	11	10
A	0				
	1				

Figura 30
Simplificación mapa de Karnaught de suma de productos

Tabla 15
Tabla de verdad, función simplificada

A	B	C				F
0	0	0				
0	0	1				
0	1	0				
0	1	1				
1	0	0				
1	0	1				
1	1	0				
1	1	1				

¿Cuál de los circuitos resultante es más costoso?

¿Qué ventaja encuentra al simplificar una función booleana mediante el uso de mapa de Karnaught en comparación con el uso de postulados y teoremas del álgebra booleana?

II

Circuitos lógicos combinacionales

Un circuito combinacional consiste en compuertas lógicas cuyas salidas en cualquier momento están determinadas por la combinación actual de entradas. Es un arreglo de compuertas lógicas con un conjunto de entradas y salidas. En cualquier momento, los valores binarios de las salidas son una combinación binaria de las entradas, (figura 31). Un circuito combinacional realiza una operación que se puede especificar lógicamente con un conjunto de funciones booleanas.



Figura 31
Circuito combinatorio

La **n** variables de entrada provienen de una fuente externa; la **m** variables de salida van a un destino externo. Cada variable de entrada y de salida existe físicamente como una señal binaria que representa 1 lógico y 0 lógico. Los circuitos combinatorios se

emplean en las computadoras digitales para generar decisiones de control binarias y para proporcionar los componentes digitales requeridos para el procesamiento de datos. El análisis de un circuito combinacional inicia con un diagrama de circuito lógico determinado y culmina con un conjunto de funciones booleanas o una tabla de verdad. Para obtener las funciones booleanas de salida a partir de un diagrama lógico, el procedimiento es:

- Establezca el circuito lógico de la figura 32.
- Defina y coloque símbolos arbitrarios de entrada al circuito lógico, figura 33.
- Obtenga la función booleana en la salida de cada una de la compuerta, figura 34.
- Obtenga la función booleana en la salida en términos de variables de entrada.

Ejemplo de obtención de una función booleana a partir de un circuito lógico:

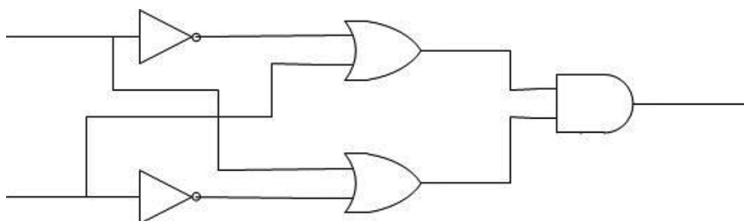


Figura 32
Circuito lógico

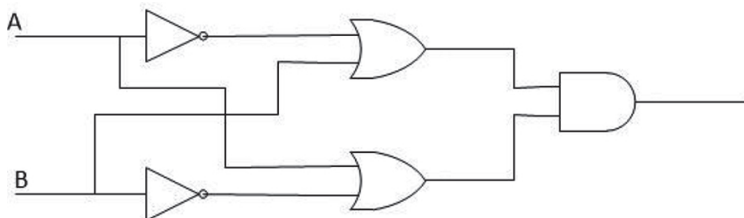


Figura 33
Designación de variables de entrada

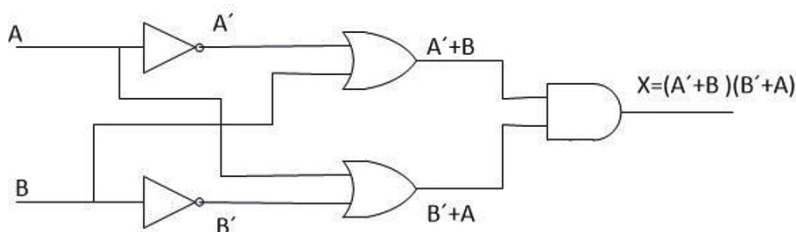


Figura 34
Obtención de la función booleana en la salida
de cada una de las compuertas

Obtención de la función booleana de salida: $X = (A' + B)(B' + A)$

El diseño de un circuito combinatorio parte del planteamiento verbal del problema y termina con un diagrama lógico. El procedimiento es:

- Se establece el problema.
- Deduzca el número requerido de entradas y las salidas, asigne símbolos a cada una.
- Deduzca los valores binarios de salida en función de las especificaciones deseadas
- Deduzca la tabla de verdad. Para n entrada, forme las 2^n posibles combinaciones y haga una lista de los números binarios de 0 a $2^n - 1$ en una tabla.
- Se obtienen las funciones booleanas de salida en suma de producto o producto de suma.
- Simplificar la función booleana obtenida mediante manipulación algebraica, métodos de mapa o utilice un programa de simplificación por computadora.
- Se traza el diagrama lógico y verificar que el diseño sea correcto.

Ejemplos de circuitos combinatoriales son comparador de magnitud, medio sumador, sumador completo, medio restador, restador completo, decodificador multiplexor.

Semisumador y sumador completo

Las operaciones aritméticas son realizadas por computadoras y el circuito aritmético más básico es la suma de dos dígitos binarios. Un circuito combinatorio que ejecuta la suma de dos bits se llama semisumador. Las variables de entradas designan los bits sumandos; la de salida la suma y el acarreo, figura 35a.

Un sumador completo realiza la suma aritmética de tres bits. Tiene tres entradas y tres salidas. Dos de las variables de entradas representan los dos bits significativos que se sumarán. La tercera entrada representa el acarreo de la posición significativa inmediata inferior figura 35b.

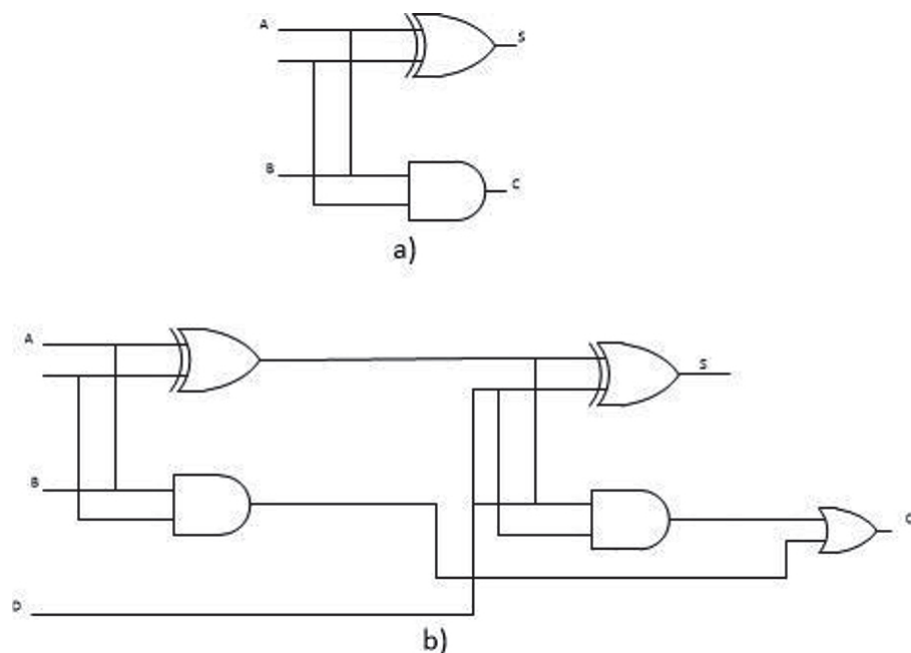


Figura 35
Semisumador (a) y sumador completo (b)

Multiplexores y demultiplexores

Los datos que se generan en una localidad se van a usar en otra para esto se necesita un método para transmitirlos de una localidad a otra a través de una canal de comunicación.

Un multiplexor (MUX) es un dispositivo que permite dirigir la información digital procedentes de diversas fuentes a una única línea para ser transmitida a través de dicha línea a un destino común. El multiplexor básico posee varias líneas de entrada de datos y una única línea de salida. Los multiplexores también son conocidos como selector de datos. Un multiplexor digital es un circuito con 2^n líneas de entrada de datos y una línea de salida y n entradas de control o entradas de selección (figura 36).

Un demultiplexor toma una sola entrada y la distribuye sobre varias salidas. La Figura 36 muestra el diagrama general para un demultiplexor. Las flechas grandes para entradas y salidas pueden representar una o más líneas. El código de entrada selección determina a cuál salida será transmitida la entrada de datos. En otras palabras, el demultiplexor toma una fuente de datos de entrada y la distribuye en forma selectiva a 1 de N canales de salida.

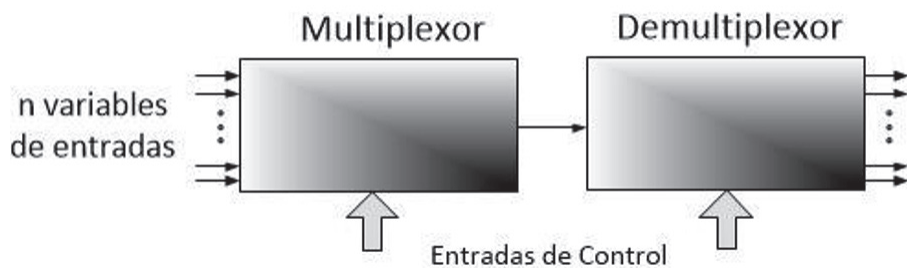


Figura 36
Multiplexor y demultiplexor

Los multiplexores cuentan con entradas de control para seleccionar en cualquier momento una de la entrada de datos y conectarla a la terminal de salida. La figura 37a se muestra un multiplexor de 2

a 1 con su símbolo en la figura 37b su conmutador equivalente. La ecuación lógica del multiplexor 2 a 1 es $Z = I_0S' + I_1S$

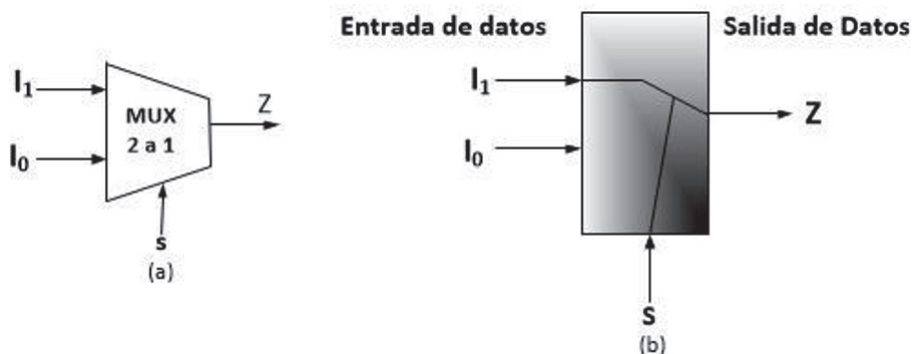


Figura 37
Multiplexor 2 a 1 símbolo *básico* (a) conmutador equivalente (b)

Cuando se representan números, letras o palabras mediante un grupo especial de símbolos, decimos que están siendo codificados, y al grupo de símbolos se llama código. Cuando un número decimal se representa por su número binario equivalente, le llamamos código binario directo. El código BCD representa cada dígito del número decimal mediante un número binario de cuatro bits. El código gray surge para reducir la probabilidad de que un circuito digital malinterprete una entrada cambiante, se desarrolló el código Gray como una manera de representar una secuencia de números.

Además de los datos numéricos, una computadora debe ser capaz de manejar información no numérica. En otras palabras, una computadora debe reconocer códigos que representen letras del alfabeto, signos de puntuación y otros caracteres especiales, además de los números. A estos códigos se les denomina códigos alfanuméricos.

Un decodificador es un circuito lógico combinacional, que convierte un código de entrada binario de n líneas de entrada a un máximo de 2^n líneas de salida distintas, que cada línea de salida será activada

para una sola de las combinaciones posibles de entrada. Si la información codificada en n bits tienen combinaciones que no se usan, el decodificador podría tener menos de 2^n salidas. En la figura 38a se presenta un decodificador de n a m líneas, donde $m \leq 2^n$.

Un codificador efectúa una operación inversa al decodificador. El Codificador tiene 2^n (o menos) líneas de entrada y n líneas de salida. Sólo una línea de entrada es activada en un tiempo dado y produce un código de salida de n bits, dependiendo de cuál entrada es activada. La figura 38b muestra el diagrama general de un codificador con m entradas y n salidas. Permiten que se introduzca en una de sus entradas un nivel activo que representa un dígito tales como un dígito decimal o un dígito octal, y lo convierte en una salida codificada, como BCD o binario.

Estructura:

m entradas de datos, activas en alta o baja.

n salidas de datos, activas en alta o baja.

Propósito: proporcionan un código de salida (binario, gray, etcétera) asociado a la línea de entrada activa (que sólo puede ser una al mismo tiempo).

Si $m = 2^n$, el codificador se dice que es completo.

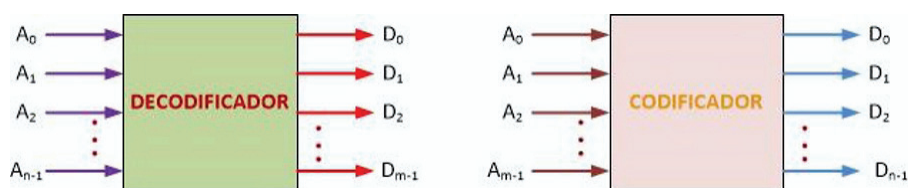


Figura 38
Diagrama general: decodificador (a) codificador (b)

Práctica número 6

Nombre de la práctica: Sumador y restador.

Objetivo de la práctica: Comprobar en el laboratorio el funcionamiento de un semisumador y un sumador completo.

Duración: 4 horas.

Materiales:

- 2 DIP switch de 8 entradas.
- 12 diodos emisores de luz (LED) (no importa el color).
- 18 resistencias de 470 ohms.
- 1 tablilla de conexiones (protoboard).
- Los siguientes circuitos integrados o equivalentes:
- Dos SN74LS04 (NOT), dos SN74LS08 (AND), dos SN74LS32(OR), dos 74HCT86 (XOR).
- Alambre de conexiones.

Equipo y herramientas:

- Multímetro digital.
- Fuente de voltaje (5 VDC), de 1.5 a 2 Amperes.
- Pinzas de corte.
- Pinzas de punta.
- Puntas de prueba lógica.

Trabajo de investigación y ejercicios de preparación:

Investigar el funcionamiento y diseño de un semisumador, un sumador completo y sumadores completos en cascada para números binarios de n bits.

Procedimiento experimental 1. Armar en el “protoboard” un semisumador que consiste en dos entradas binarias, dos salidas binarias, donde la variable de entrada designan los bits sumando; las de salida la suma y acarreo, ver tabla funcional 16.

De la tabla funcional podemos observar que la salida S es $S = A' B + AB'$ y $C = AB$

El diagrama lógico del semisumador se presenta en la figura 39 con compuertas básicas y en la figura 40 se utiliza una compuerta OR Exclusiva XOR. Arme ambos circuitos en su tablilla y compruebe la suma binaria, guíese para las conexiones en el circuito topológico de la figura 41.

Tabla funcional 16
Semisumador

A	B	C	S
0	0	0	0
0	1	0	1
1	0	0	1
1	1	1	0

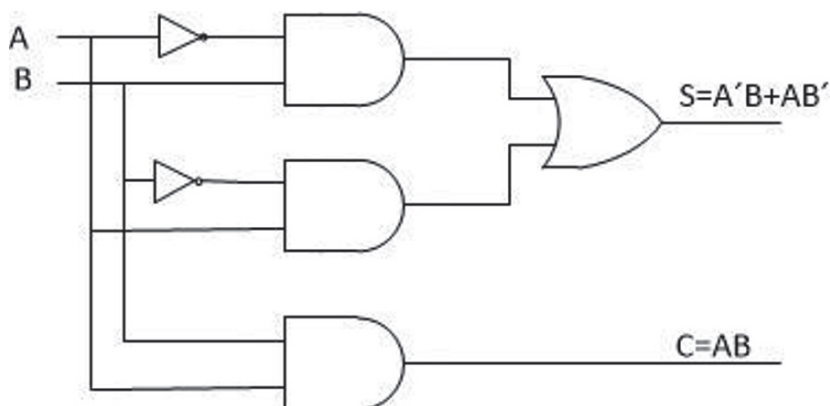


Figura 39
Semisumador compuertas básicas

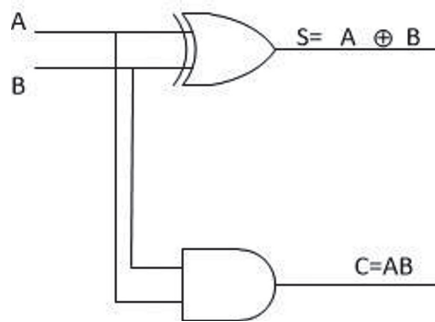


Figura 40
Semisumador compuertas XOR

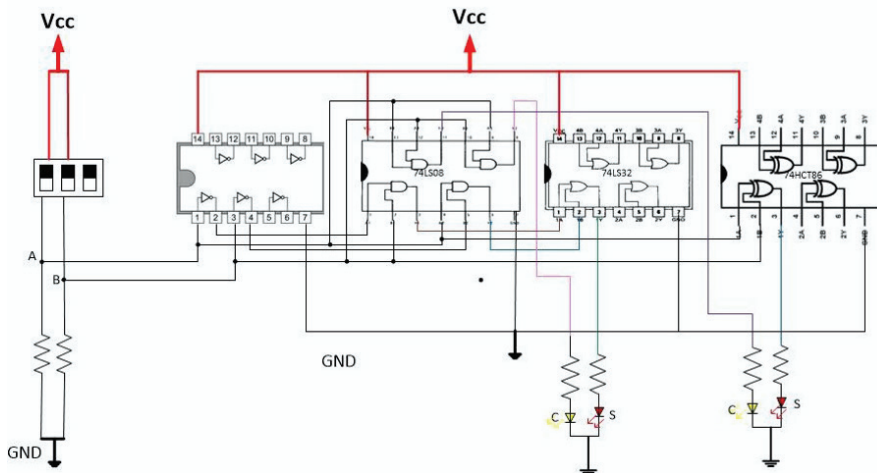


Figura 41
Semisumador

Procedimiento 2. Construir un sumador completo para dos números binarios de tres bits, con dos semisumadores. Un sumador completo resulta de la unión de dos semisumadores conectados entre sí, abajo figura 42.

La tabla funcional para el sumador completo se muestra en la tabla funcional 17. La tabla incluye una columna adicional para tener en cuenta el ingreso de la entrada Ce.

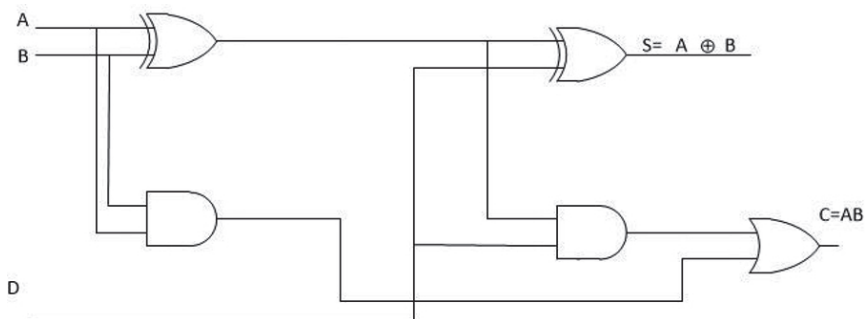


Figura 42
Sumador completo

Tabla funcional 17
Sumador completo

Entradas			Salidas	
A	B	Ce	Cs	S
0	0	0	0	0
0	0	1	0	1
0	1	0	0	1
0	1	1	1	0
1	0	0	0	1
1	0	1	1	0
1	1	0	1	0
1	1	1	1	1

Armar en su tablilla de conexiones el sumador completo mostrado en el diagrama lógico de la figura 43, guíase por el circuito topológico mostrado en la figura 44, realice las combinaciones de entrada de la tabla funcional 17 y compruebe la salida Cs y S representado por los LED rojo y amarillo.

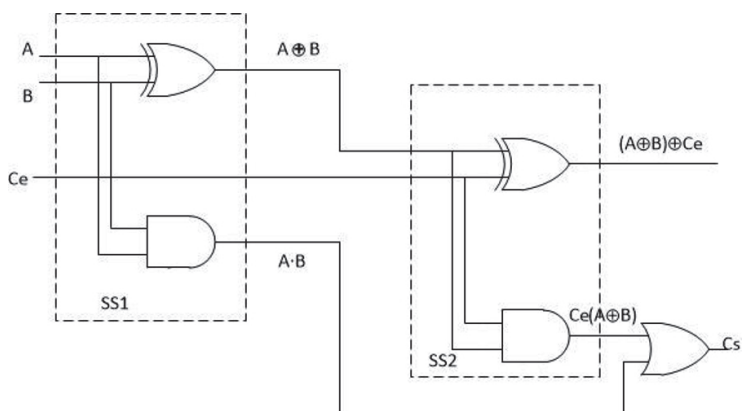


Figura 43
Sumador completo

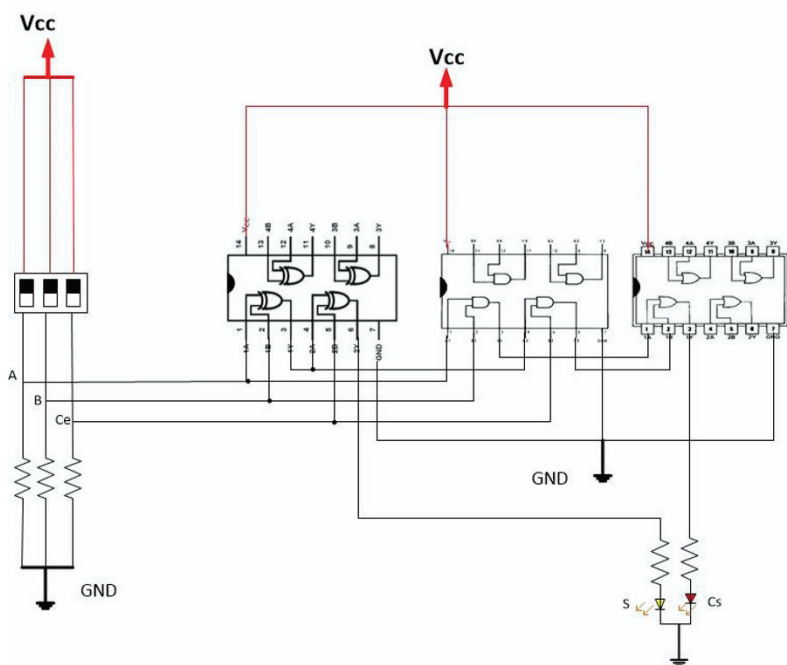


Figura 44
Circuito topológico de sumador completo

Práctica número 7

Nombre de la práctica: Codificador/decodificador.

Objetivo de la práctica: Comprobar en el laboratorio el funcionamiento del decodificador BCD de 7 segmentos 74LS47/74LS48 y el codificador de prioridad 74LS147.

Duración: 4 horas.

Materiales:

- 3 DIP switch de 4 entradas y uno de 2 entradas.
- 4 diodos emisores de luz (LED) (no importa el color).
- 16 resistencias de 470 ohms.
- 10 resistencias de 220 ohms.
- 10 resistencias de 2.2. Kohms.
- 10 Interruptores “switch” miniatura pushbotom, normalmente abierto o conseguir teclado alfanumérico.
- 1 tablilla de conexiones (protoboard).
- Los siguientes circuitos integrados o equivalentes:
- Dos 74LS04, un 74LS147, un 74LS48 y un 74LS47.
- Un exhibidor (display) de 7 segmentos de ánodo común.
- Un exhibidor (display) de 7 segmentos de cátodo común.
- Alambre de conexiones.

Equipo y herramientas:

- Multímetro digital.
- Fuente de voltaje (5 VDC), de 1.5 a 2 Amperes.
- Pinzas de corte.
- Pinzas de punta.
- Puntas de prueba lógica.

Trabajo de investigación y ejercicios de preparación:

- Leer la introducción a codificadores y decodificadores presentada en la clase de diseño digital.
- Llevar las hojas de datos en PDF de los circuitos integrados 74LS04, 74LS147 y 74LS47.

Procedimiento experimental 1

Armar en el “protoboard” el circuito topológico presentado en la figura 45 para el decodificador 74LS47 con display de 7 segmentos.

Comprobar en el circuito del decodificador con base a su tabla de verdad todas las combinaciones de los segmentos del exhibidor (display).

Refiriéndonos a la figura 45 podemos ver que cada segmento cuenta con una resistencia colocada en serie, para limitar la corriente en el LED. El valor de la resistencia está en función de la corriente directa de conducción de cada segmento del display. Utilizar una resistencia de valor de 220 ohms.

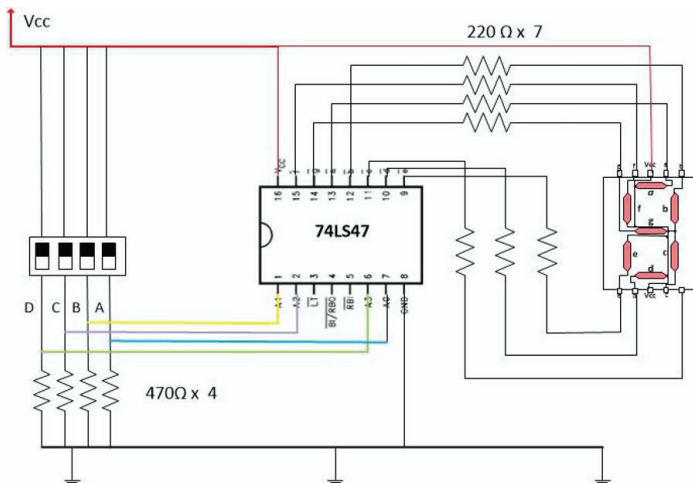


Figura 45
Decodificador BCD a 7 segmentos

Procedimiento experimental 2

Armar en el “protoboard” el circuito topológico presentado en la figura 46 para el codificador Decimal a BCD 74LS147 el número de cada canal del DIP (decimal) es el número que se debe mostrar en binario en los LED.

Comprobar en el circuito del codificador que el número decimal que contiene cada canal del DIP, al ir cerrando uno por uno, debe ser equivalente a la cantidad binaria mostrada en los LED.

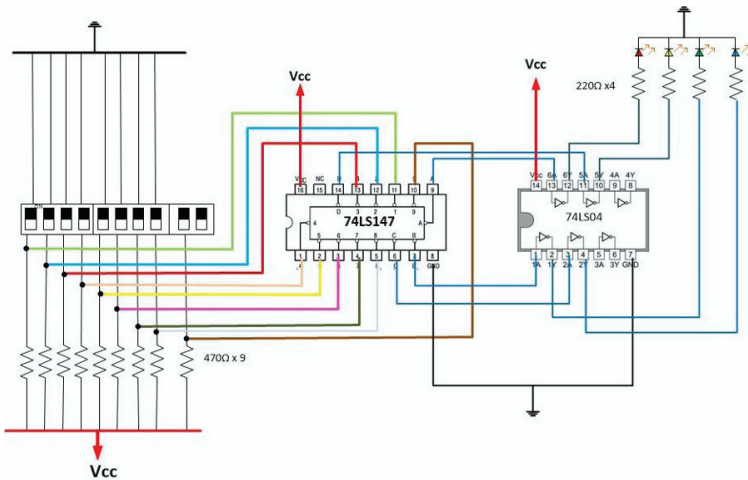


Figura 46
Codificador de prioridad de decimal BCD

Procedimiento experimental 3

Alambrar en la tablilla de conexiones “protoboard” uno de los circuitos topológicos presentado en la figura 47 y 48, sistema visualizador de números, elegir solo uno de ellos con base al decodificado usado para este procedimiento. La primera parte es un interruptor codificado de decimal a BCD mediante el codificador de prioridad 74LS147. La salida del codificador es acoplada a compuertas NOT para obtener BCD normal. El código obtenido BCD entra a las terminales DCBA del decodificador BCD a 7 segmentos 74LS47/74LS48, segmentos,

las salidas del 74LS47/74LS48 son conectadas al display de 7 segmentos ánodo/cátodo común según el decodificador que utilice.

- Verificar que se visualice el número en pantalla oprimiendo de forma secuencial los interruptores de 0 a 9.
- Oprima dos interruptores al mismo tiempo y verifique cuál de los dos se visualiza de acuerdo al orden.

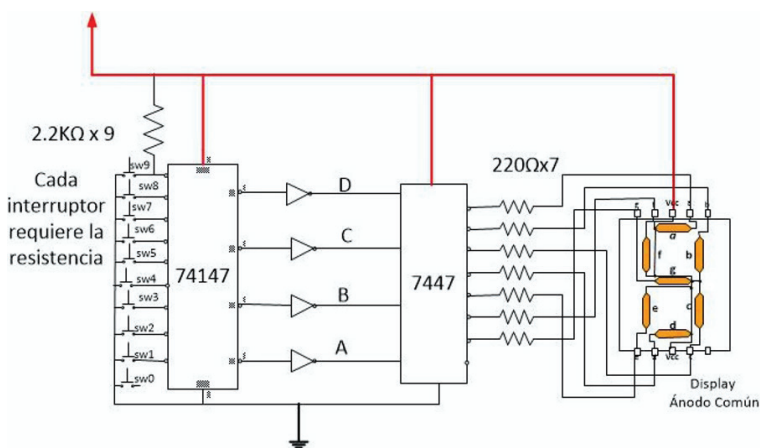


Figura 47
Sistema visualizador de números ánodo común

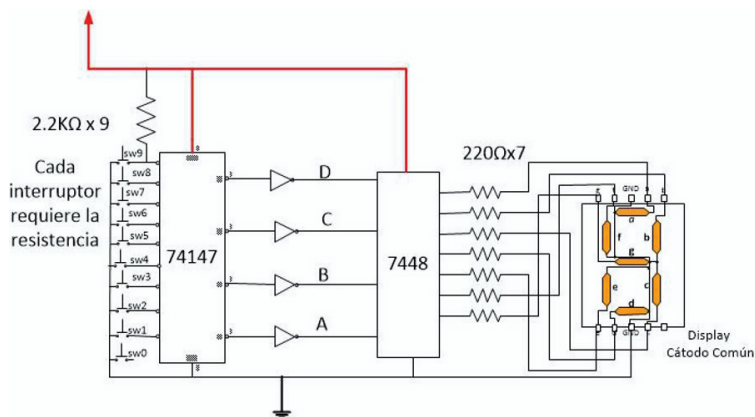


Figura 48
Sistema visualizador de números cátodo común

Practica número 8

Nombre de la práctica: Multiplexores y demultiplexor

Objetivo de la práctica:

- a) Diseñar un multiplexor de 2 entradas con los conocimientos adquiridos en la unidad II y probar el circuito digital obtenido en su tablilla de conexiones “protoboard”.
- b) Implementar un multiplexor de 4 canales de entrada con dos bits de datos.
- c) Implementar un multiplexor de 8:1 con dos dispositivos 4:1 y uno 2:1.
- d) Implementar un demultiplexor de 4 canales de información, y 4 canales de salida.

Duración: 4 horas.

Material necesario:

- Dos DIP switch de 4 posiciones.
- 1 DIP de 8 posiciones.
- 16 LED (4 rojos, 4 amarillos, 4 naranjas, 4 verdes).
- 20 resistencias de 470 ohms.
- 2 tablillas de conexiones (protoboard).
- Los siguientes circuitos integrados o equivalentes:
- Dos SN74LS153, un SN74LS157, dos SN74LS156, uno 74LS08, uno 74LS32, uno 74LS04.
- Alambre para conexiones.

Equipo y herramientas:

- Multímetro digital.
- Fuente de voltaje (5 VDC), de 1.5 a 2 Amperes.

- Pinzas de corte.
- Pinzas de punta.

Trabajo de investigacion: investigar las características generales del multiplexor SN74LS157, SN74LS153 y SN74LS156 (diagrama de conexiones, tabla funcional, diagrama lógico, características eléctricas).

Procedimiento experimental

- a) El multiplexor de 2 entradas una salida 2:1 se muestra en la figura 49.

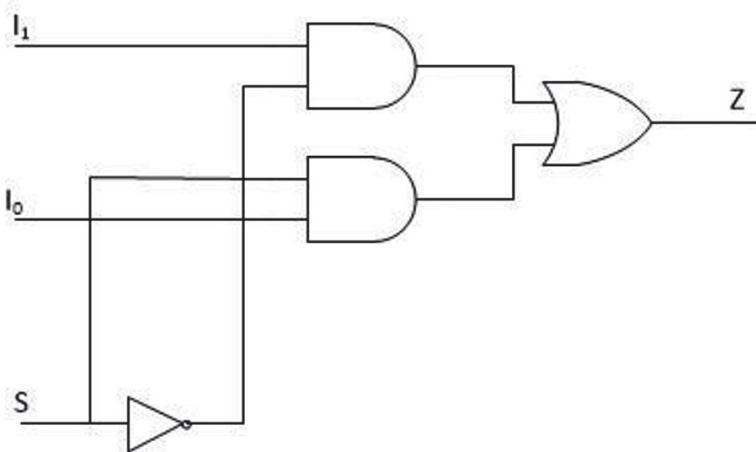


Figura 49
Multiplexor 2:1

- Realice un circuito topológico de la figura 44 con los circuitos integrados correspondiente a cada compuerta.
- Con la tabla de función del multiplexor 2:1, tabla 18, compruebe los datos de entrada con $S = 0$ y cuando $S = 1$.
- Defina la expresión booleana de salida.

- Armar el circuito de la figura 49 en su tablilla de conexiones, guíse por el circuito topológico que realizó. Utilice las resistencias adecuadas para las entradas del multiplexor y la salida del LED.

Tabla 18
Tabla funcional multiplexor 2:1

S	Salida
0	Z = I1
1	Z = I0

- b) Implementar un multiplexor de 4 entradas o canales de información, 2 bits de datos.
- La figura 50 muestra el diagrama a bloques del multiplexor de cuatro canales de entrada, dos bits de salida.

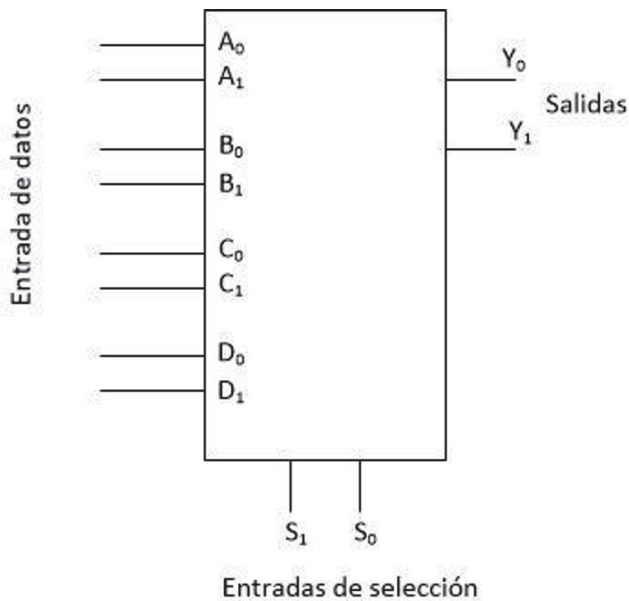


Figura 50
Multiplexor 4 canales de entrada, dos bits

- Observe que cada multiplexor es de cuatro entradas y una salida, por lo que se requiere 2 multiplexores de 4x1 para generar 2 bits de datos, como se muestra en el diagrama a bloques de la figura 51.

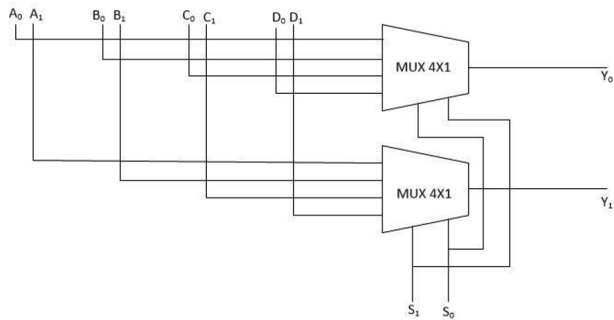


Figura 51
Diagrama a bloques 4 canales de entrada, dos bits

- Cablear el diagrama a bloques de la figura 51 en su tablilla de conexiones y guíese con el diagrama topológico mostrado en la figura 52.

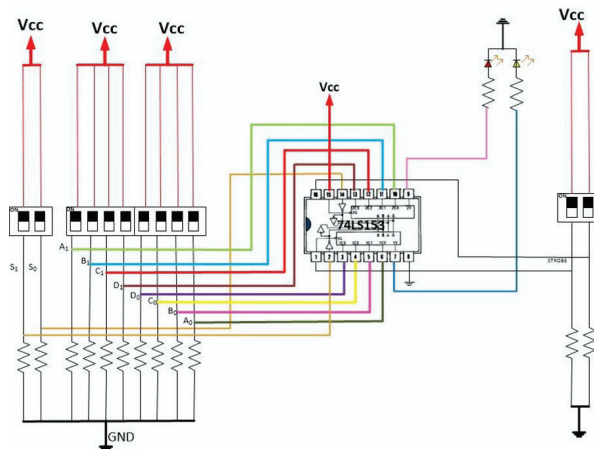


Figura 52
Diagrama topológico de multiplexor
4 canales de entrada dos bits

c) Implementar un multiplexor de 8:1 con dos dispositivos 4:1 y uno 2:1.

- Las entrada del multiplexor son definidas como $P_0, P_1, P_2, P_3, P_4, P_5, P_6, P_7$
- La selección de entradas son definidas como S_2, S_1, S_0 .
- La palabra selección S_2, S_1, S_0 . Se divide en dos grupos: S_1, S_0 para controlar los MUX 4:1 y S_2 para seleccionar la salida deseada del MUX 2:1. Vea la figura 53.

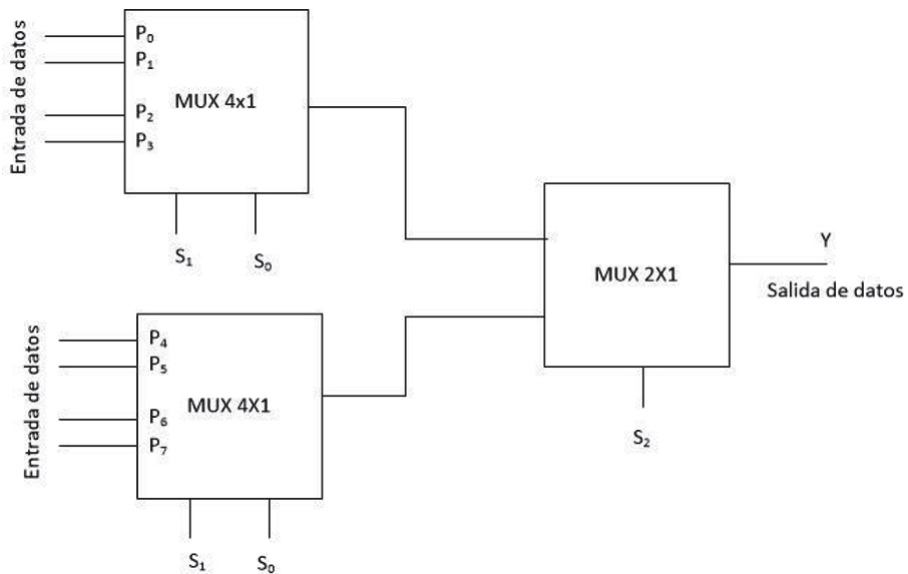


Figura 53
Multiplexor 8:1

Armar el circuito topológico de la figura 54 basado en el diagrama a bloques de la figura 53.

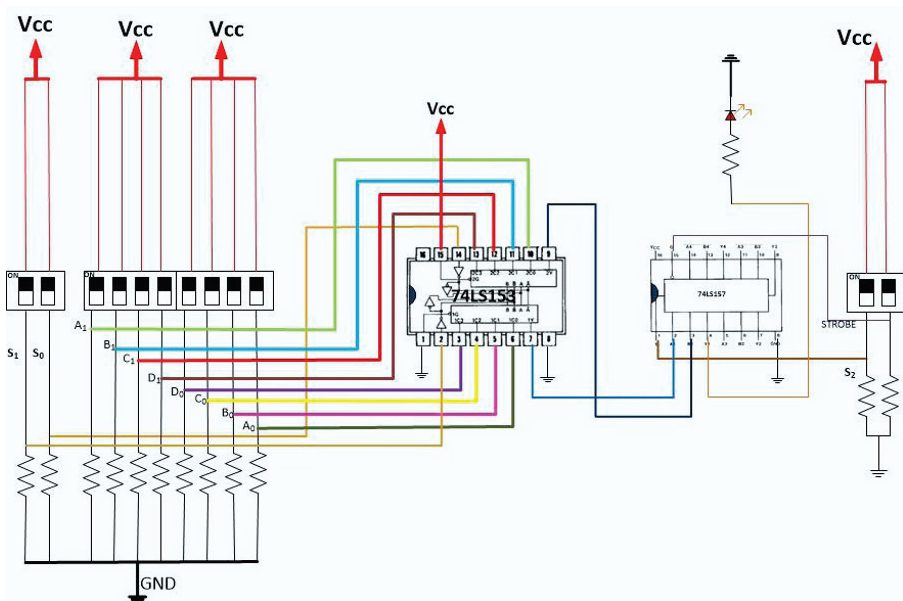


Figura 54
Diagrama topológico: multiplexor 8:1,
dos multiplexores 4:1, uno de 2:1

- d) Implementar un demultiplexor de 4 canales de información, y 4 canales de salida.
- La figura 55 muestra el diagrama a bloques del multiplexor de 4 canales de entrada, 4 canales de salida.
 - Observe que cada canal de salida tiene cuatro bits, por lo que se requiere 4 multiplexores de 1-4 para generar 4 canales de 4 bits cada uno, como se muestra en el diagrama a bloques de la figura 56:

- La figura 55 muestra el diagrama a bloques del multiplexor de 4 canales de entrada, 4 canales de salida.
- Observe que cada canal de salida tiene cuatro bits, por lo que se requiere 4 multiplexores de 1-4 para generar 4 canales de 4 bits cada uno, como se muestra en el diagrama a bloques de la figura 56:

- Observe que cada canal de salida tiene cuatro bits, por lo que se requiere 4 multiplexores de 1-4 para generar 4 canales de 4 bits cada uno, como se muestra en el diagrama a bloques de la figura 56:

Realice el diagrama topológico mostrado en la figura 51 con el software de su preferencia, use el demultiplexor 74LS156, un dip switch de 8 interruptores, 16 led con sus resistencias, así como las

resistencias a las entradas de los demultiplexores y las entradas de selección. Separe los cuatro LEDs por canal. Armar el circuito topológico en su tablilla de conexiones.

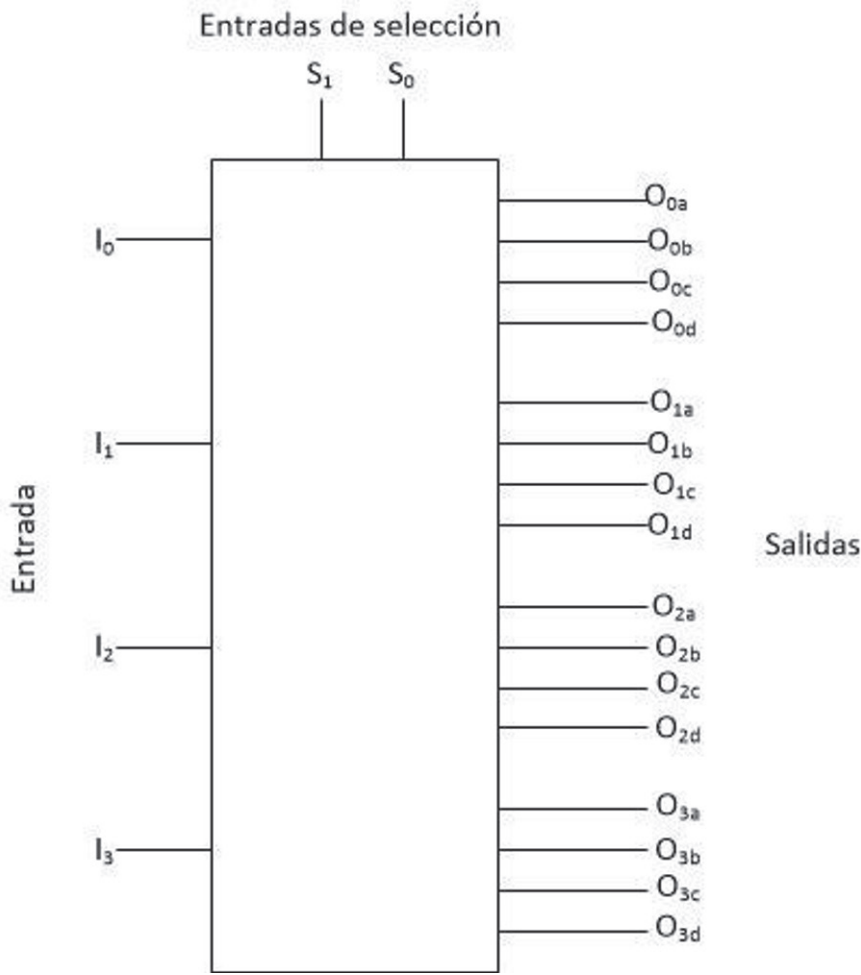


Figura 55
Demultiplexor 4 canales de entrada, 4 de salida

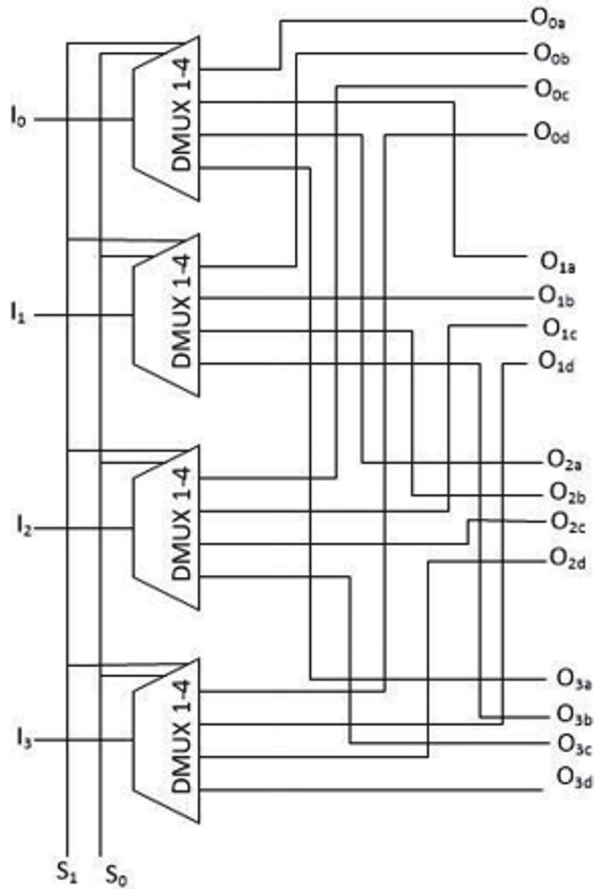


Figura 56
Demultiplexor 4 canales de información,
4 canales de salida de cuatro bits

III

Circuitos secuenciales

Un circuito secuencial consiste en un circuito combinacional al que se conectan elementos de almacenamiento para formar una trayectoria de retroalimentación. Los elementos de almacenamiento son dispositivos capaces de guardar información binaria, en la figura 57 se muestra el diagrama de bloque de un circuito secuencial.

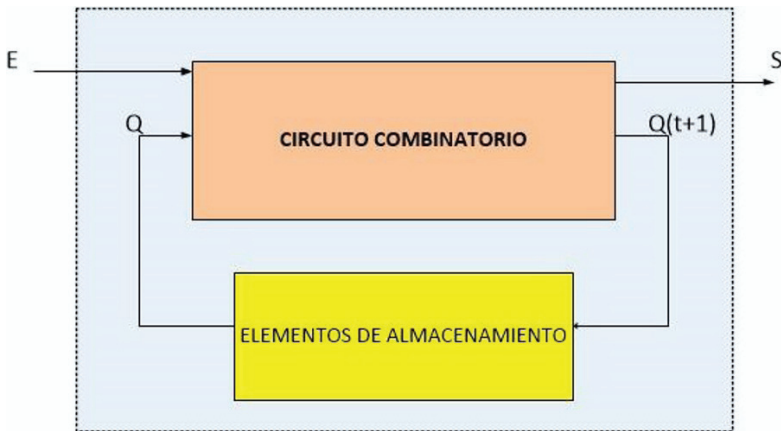


Figura 57
Diagrama a bloques circuito combinacional

El diagrama de bloques indica:

- Su salida depende de las entradas presente en el sistema, y de la secuencia de entradas anteriores.
- Necesitan memoria para almacenar la “historia” del sistema.
- Elementos básicos: puertas lógicas y biestables.

Los circuitos secuenciales se denominan generalmente como dispositivos de dos estados o biestables, también llamados multivibradores biestables, los cuales pueden tener su salida o salidas establecidas en uno de los dos estados básicos, un nivel lógico “1” o un nivel lógico “0” y permanecerán “enganchados” (de ahí el nombre “latch”) por un tiempo indefinido en su estado o condición actual hasta que se aplique otro impulso o señal de activación de entrada que hará que el biestable cambie de estado una vez más.

La palabra secuencial significa que las cosas suceden en una “secuencia”, una después de otra. Un circuito secuencial simple se puede construir a partir de circuitos biestables estándar, tales como: Flips Flops, Latches y Contadores, que pueden ser fabricados simplemente con compuertas NAND universales y/o compuertas NOR en forma combinatoria particular para producir el circuito secuencial requerido.

Los circuitos secuenciales (biestables) se clasifican en asíncronos y síncronos:

En los sistemas asincrónicos las salidas de los circuitos lógicos pueden cambiar de estado en el momento en que una o más de las entradas cambien. De esta forma, el cambio en las salidas se produce de forma inmediata en respuesta al cambio de las entradas.

Los sistemas sincrónicos son un sistema cuyo comportamiento se define conociendo sus señales en instantes discretos. Los tiempos exactos en que una salida puede cambiar de estado se determinan por medio de una señal que comúnmente se le denomina señal de reloj, la cual produce un tren periódico de pulso de reloj. Esta señal es una

serie de pulsos rectangulares o cuadrados y se distribuye a todas las partes del sistema y algunas de sus salidas cambian de estado solo cuando la señal de reloj hace una transición. Cuando la señal de reloj cambia de 0 a 1, se le denomina Transición de Pendiente Positiva (TPP), cuando pasa de 1 a 0 se le conoce como Transición de Pendiente Negativa (TPN). En la figura 58 se muestra un diagrama a bloques de un circuito secuencial síncrono.

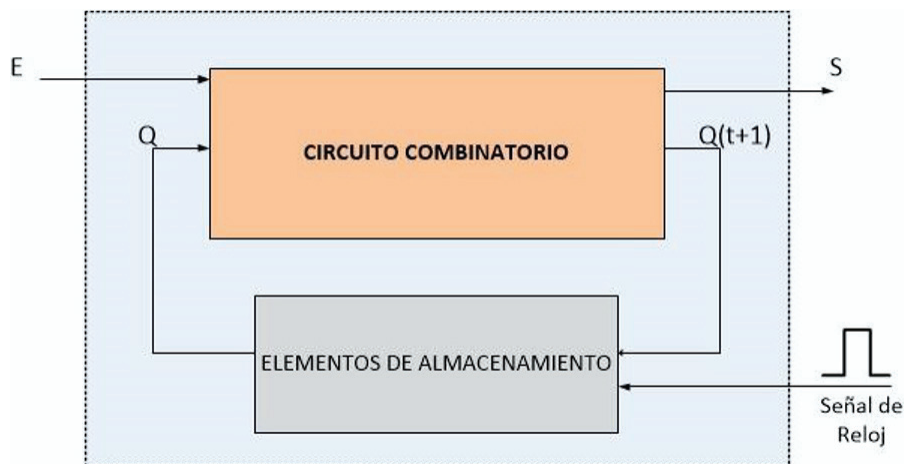


Figura 58
Diagrama a bloques de circuito secuencial síncrono

Los elementos de almacenamiento empleados en los circuitos secuenciales con reloj se llaman flip-flops. El flip-flops es un dispositivo binario de almacenamiento que puede almacenar un bit de información.

En la figura 59 se muestra el tipo general de símbolo que se utiliza para un Flip-Flop (FF) o multivibrador biestable (MVB). Ahí se muestran dos salidas identificadas como Q , $\overline{Q}$, que son inverso una de otra. $Q/\overline{Q}$ son las designaciones más comunes que se utilizan para las salidas de un FF.

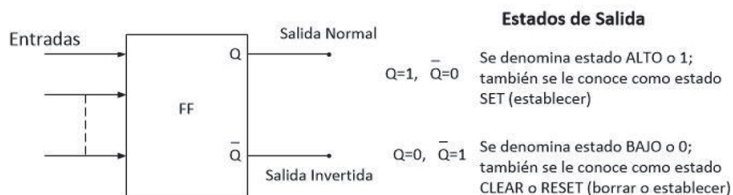


Figura 59
Símbolo general de un flip-flop y la definición de sus dos posibles estados de salida

En la figura 60a y 60b se muestra un biestable R-S asíncrono y un biestable R-S síncrono. Se puede observar que el síncrono cuenta con una entrada de reloj para un correcto funcionamiento. El RS sincronizados por reloj tiene una entrada de reloj designada CLK (Clock-reloj). Esta entrada se dispara por flanco, lo que significa que es activada por una transición de señal; esto se especifica por la presencia de un triángulo en la entrada del reloj.

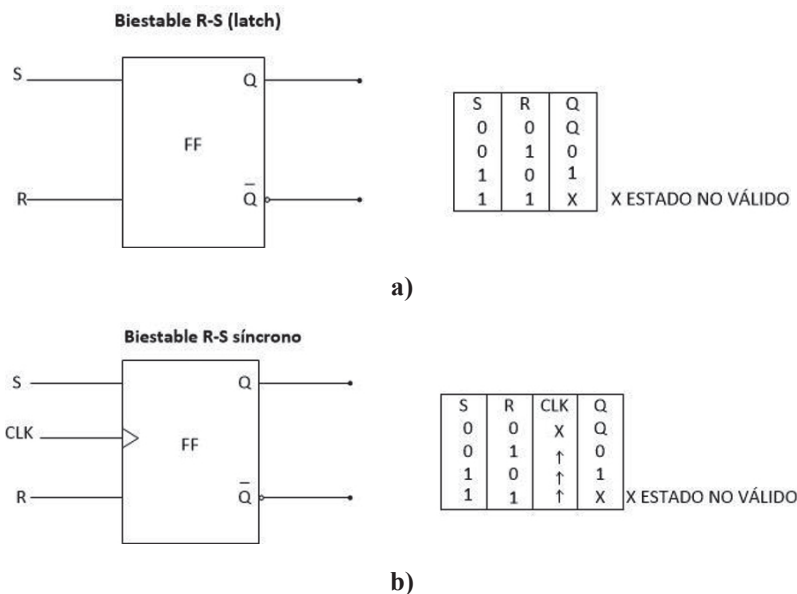


Figura 60
Biestable: a) RS-asíncrono b) RS-síncrono

Tipos de biestables

Asíncronos:

- Biestable RS

Síncronos:

- Biestable D
- Biestable LATCH
- Biestable JK
- Biestable T

Los tipos más básicos de flip-flop son los latches que operan con niveles de señal y puede incluirse una entrada de control. A diferencia del latch que responde a un cambio de nivel de pulso de reloj, el flip-flop responde a transición de señal, el cual puede ser una transición positiva que se define como el borde (o flanco) positivo, y la negativa, como el borde negativo.

Contador digital:

- Es todo circuito o dispositivo que genera una serie de combinaciones a sus salidas sincronizadas por una señal de reloj externa.
- Son circuitos digitales lógicos secuenciales de salida binaria o cuenta binaria, característica de temporización y de memoria, por lo cual están constituidos a base de flip-flops.

Un contador que sigue una sucesión numérica binaria es un contador binario. Un contador binario de n bits consiste en n flip-flops y puede contar en binario desde 0 hasta $2^n - 1$.

Clasificaciones:

- Según el comportamiento con la señal de reloj:
 - Contadores asincrónicos.
 - Contadores sincrónicos.
- Según el formato de salida del conteo:
 - Binario.
 - BCD (Decimal Codificado en Binario).

- Gray.
- Johnson.
- Arbitrario.
- Según sentido de conteo:
 - Conteo ascendente o progresivo.
 - Conteo descendente o regresivo.
 - Número máximo de cuentas (módulos del contador).

Contador Asíncrono:

Formado en principio por flip-flops y lógica combinatoria adicional. Se llaman así ya que la señal externa de reloj en general se conecta a la entrada de un solo flip-flop y se propaga luego internamente, diagrama a bloques figura 61. La ventaja es su sencillez. Su principal desventaja es su limitada velocidad de respuesta que depende fuertemente de la cantidad de bits que maneje.

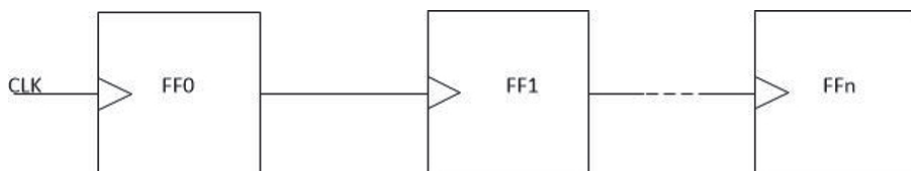


Figura 61
Diagrama a bloques de contador asíncrono

Contador Síncrono:

Formado en principio por flip-flops y lógica combinatoria adicional. Se llaman así ya que la señal externa de reloj en general se conecta a las entradas de reloj de todos los flip-flop simultáneamente, diagrama a bloques figura 62. La ventaja es su mayor velocidad de respuesta respecto al asincrónico. Su relativa desventaja es su mayor complejidad circuital y consumo de energía.

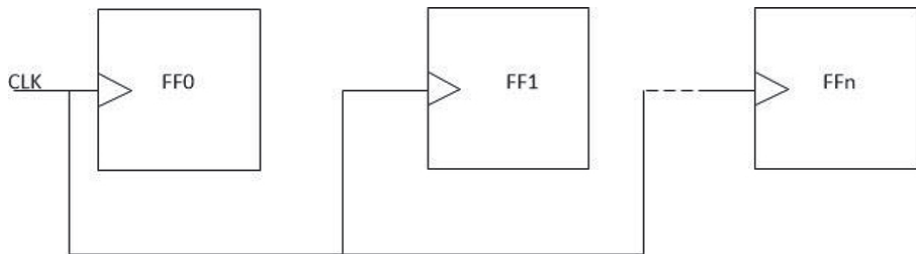


Figura 62
Diagrama a bloques de contador síncrono

Utilidad de los contadores.

Se utilizan para contar eventos.

Ejemplos:

- Número de pulsos de reloj.
- Medir frecuencias.
- Se utilizan como divisores de frecuencia y para almacenar datos. Ejemplo: en un reloj digital.
- Se utilizan para direccionamiento secuencial y algunos circuitos aritméticos.

Práctica número 9

Nombre de la práctica: Multivibradores biestables (latch o flip-flop).

Objetivo de la práctica: Comprobar las tablas de verdad y funcionamiento de los multivibradores biestables S-C o S-R, J-K, D, cuando son activados por nivel alto, flanco positivo y negativo.

Duración: 4 horas.

Materiales:

- 2 interruptores deslizable (Dip- Switch) de 8 entradas.
- 11 diodos emisores de luz (LED) (5 rojos, 5 amarillos y 2 verdes).
- Una de 22 Kohms (R_1), dieciocho de 470 ohms, *Preset* de 4 Mohms (R_2).
- 2 tablillas de conexiones (*protoboard*).
- Circuitos integrados (TTL): un SN74LS00N (compuertas NAND de dos entradas), un SN74LS02N (compuertas NOR de 2 entradas), un SN74LS04N (Compuertas NOT), un SN-74LS109A (flip-flop J-K disparado por flanco positivo), un SN74LS76A (flip-flop J-K disparado por flanco negativo), un 74LS74AN, CI3 (flip-flop tipo D disparado por flanco positivo: CI3). Un LM555 (temporizador). Un SN74LS109A.
- Un capacitor (C_1) de 1 microFarad, Capacitor (C_2) 10nf.
- Alambre para conexiones.
- Manual ECG semiconductor.

Equipo y herramientas:

- Multímetro digital.
- Fuente de voltaje (5 VDC), de 1.5 a 2 Amperes.
- Pinzas de corte.
- Pinzas de punta.
- Un desarmador pequeño (para ajustar el *preset*).

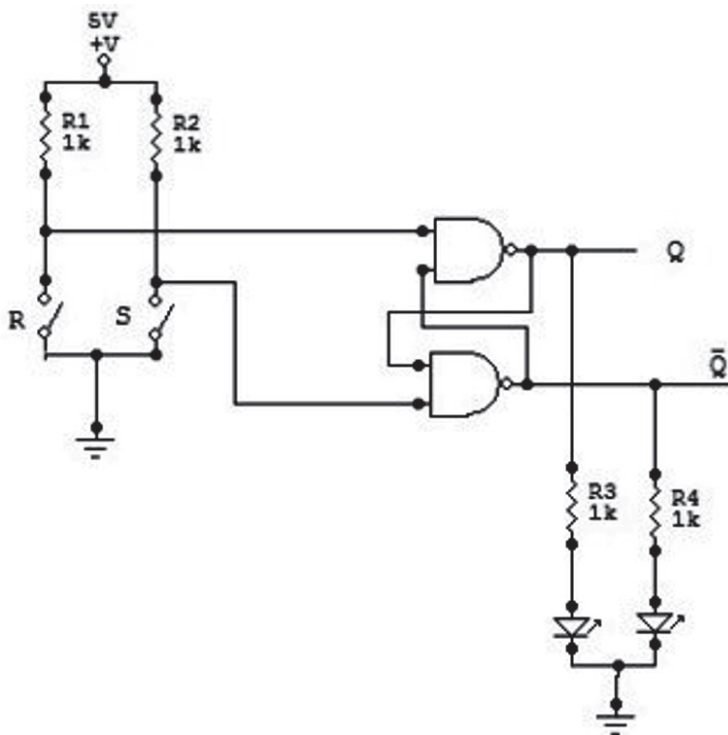
Trabajo de investigación y ejercicios de preparación:

- a) Investigar el funcionamiento y configuración del temporizador LM555.

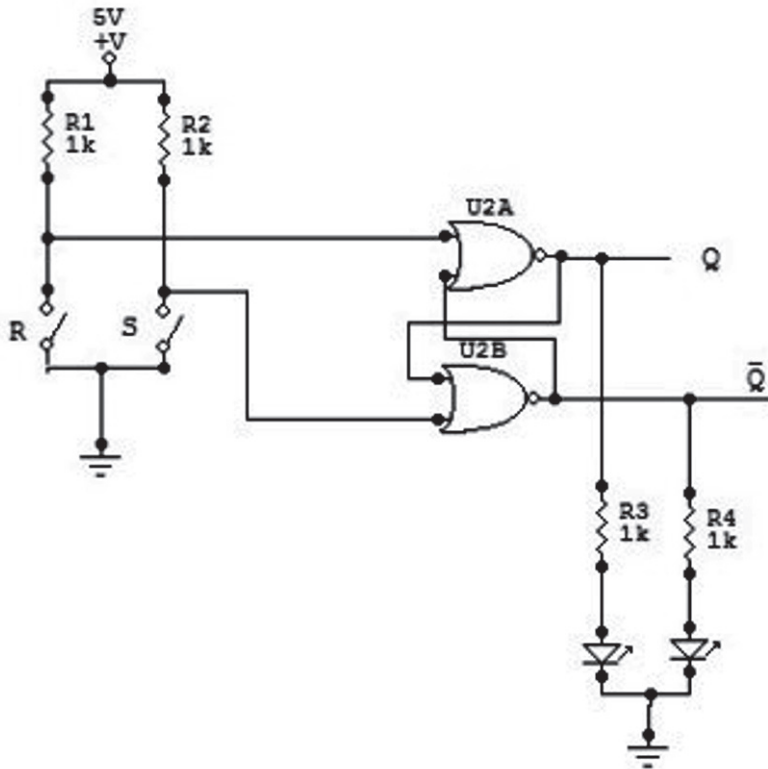
- b) Leer la introducción sobre los principios básicos de funcionamiento de multivibradores.
- c) Traer los diagrama de la configuración interna de los circuitos integrados utilizados.

Procedimiento experimental

1. Implementar los circuitos mostrados en la figura 63 con celdas básicas RS (latch RS) utilizando las compuertas lógicas a) 74LS00 (NAND) y b) 74LS02 (NOR).



a)



b)

Figura 63
Latch SR con compuerta NAND y NOR

Basado en el circuito lógico de la figura 63 armar el circuito en su tablilla de conexiones, básiase en el circuito topológico de la figura 64 para seguir el cableado entre dispositivos.

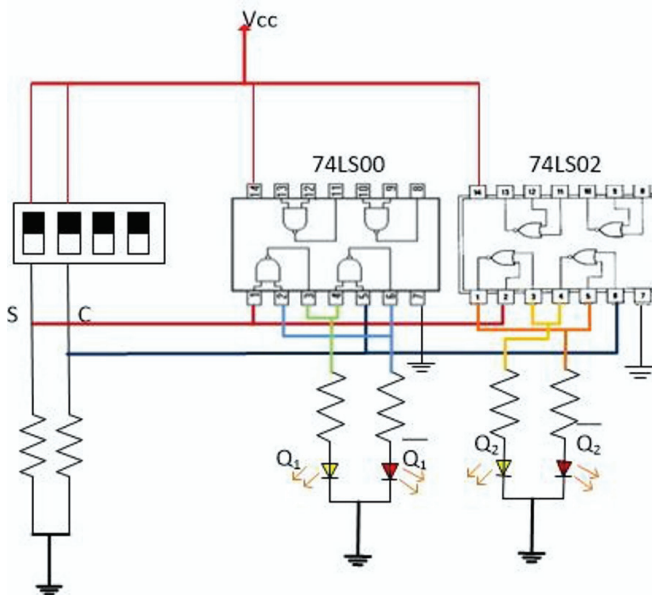


Figura 64
Circuito topológico: dos latch (MVB) S-R
con compuertas NAND y NOR

Utilizar diodos emisores de luz (LED) color amarillo para representar Q_1 y Q_2 y LED color rojo para representar a Q'_1 y Q'_2 .

Comprobar sus tablas de función para cada multivibrador, tabla 19 y 20.

Tabla 19
Tabla de funciones compuerta NAND

Set	Reset	Salida
1	1	Sin cambio
0	1	$Q = 1$
1	0	$Q = 0$
0	0	Invalido*

*Produce $Q = Q' = 1$

Tabla 20
Tabla de funciones compuerta NOR

Set	Reset	Salida
0	0	Sin cambio
1	0	$Q = 1$
0	1	$Q = 0$
1	1	Invalido*

*produce $Q = Q' = 0$

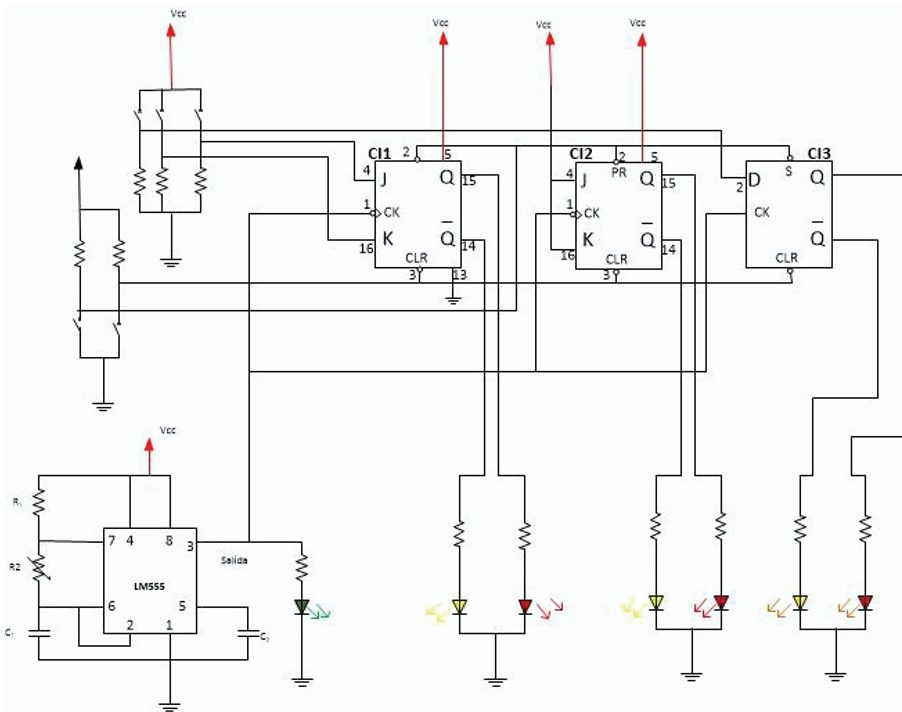


Figura 65
Multivibradores J-K y D sincronizados por reloj

2. El circuito gráfico de la figura 65 contiene dos multivibradores J-K y uno tipo D, los tres sincronizados por un pulso de reloj mediante un temporizador 555 con configuración astable. Cada multivibrador cuenta con dos entradas asincrónicas inicio (PRE) y borrar (CLR) en activo bajo.
- Armar el circuito de la figura 60 en la tablilla de conexiones.
 - Utilizar LED color verde para la salida del reloj, LED amarillo para la salida Q, LED color rojo para representar Q'.
 - El CI1 es el SN74LS109A flip-flop J-K disparado por flanco positivo.
 - El CI2 es el SN74LS76A flip-flop J-K disparado por flanco negativo.
 - El CI3 es el 74LS74AN flip-flop tipo D disparado por flanco positivo.
- a) Los interruptores sw1 a sw5 es el bloque de dip-switch de 8 canales.
 - b) Las resistencias de los interruptores son de 470 Ohms.
 - c) Ajustar el preset R2 a su máxima resistencia.
 - d) Colocar todos los interruptores en circuito abierto (OFF).
 - e) Comprobar las tablas de verdad de los MVB J-K disparado por flanco positivo, J está en el sw1 y K en el sw2 del el SN74LS109A. Realizar los cambios de entrada de acuerdo a la tabla de verdad.
 - f) Observar como al dar un pulso en J, Q guarda ese valor después de ser retirado el pulso, hasta que este valor sea retirado (activado K).
 - g) Del CI2-74LS76A J y K están puestas en 1, lo que significa que el multivibrador está en “tooggle”, observe la salida del multivibrador y compare con el pulso de entrada de reloj.

- h) Comprueba la tabla de verdad del MVB tipo D disparado por flanco positivo. La entrada de control D se encuentra en el sw3 del CI3-74LS74. Abra y cierre el interruptor y vea lo que sucede en la salida.
- i) Disminuir la resistencia del preset.
- j) Cierre el interruptor sw4 del DIP, activando así la entrada asincrónica PRE y observar que sucede en la salida del CI1, CI2 y CI3.
- k) Regresar a OFF la entrada del interruptor sw4 DIP (desactivar PRE).
- l) Cerrar el interruptor sw5 del DIP, que está en la entrada asincrónica CLR y observar que sucede en el circuito del CI1 y CI2 del 74LS76 y CI374LS74.

Práctica número 10

Nombre de la práctica: Contadores binario asíncronos y síncronos.

Objetivo de la práctica:

El alumno comprobará en el laboratorio

- Un circuito contador binario de 4 bits asíncrono ascendente y descendente.
- Un circuito contador binario de 4 bits síncrono.

Duración: 6 horas

Materiales:

- 2 interruptores deslizable (Dip-Switch) de 8 entradas.
- 11 diodos emisores de luz (*LED*) (10 rojos, 2 verdes).

- Una de 22 Kohms (R_1), dieciocho de 470 ohms, *Preset* de 4 Mohms (R_2).
- 2 tablillas de conexiones (*protoboard*).
- Circuitos integrados (TTL): un SN74LS00N (compuertas NAND de dos entradas), un SN74LS08 (compuertas AND de dos entradas), un SN74LS02N (compuertas NOR de 2 entradas), un SN74LS04N (compuertas NOT), un SN74LS109A (flip-flop J-K disparado por flanco positivo), dos SN74LS76A (flip-flop J-K disparado por flanco negativo), un LM555 (temporizador). Un SN74LS109A.
- Un capacitor (C_1) de 1 microFarad, Capacitor (C_2) 10nf.
- Alambre para conexiones.

Equipo y herramientas:

- Multímetro digital.
- Fuente de voltaje (5 VDC), de 1.5 a 2 Amperes.
- Pinzas de corte.
- Pinzas de punta.
- Un desarmador pequeño (para ajustar el *preset*).

Trabajo de investigación y ejercicios de preparación:

- Consultar el funcionamiento y descripción de entradas y salidas, símbolo lógico y tabla de selección de datos del contador 74193 (LS193/HC193) valor del conteo; en otras palabras; causa que el conteo sea descendente.

Procedimiento: Armar el circuito de la figura 66, contador asíncrono 4-bits ascendente con cuatro flip-flops JK (dos CI SN74LS76A), todos conectados de en el modo “toggle”. La salida Q de cada flip-flop con activación de borde negativo se conecta a la entrada de reloj de cada flip-flop. Solo el primer flip-flop tiene una entrada de reloj proporcionada por el temporizador 555.

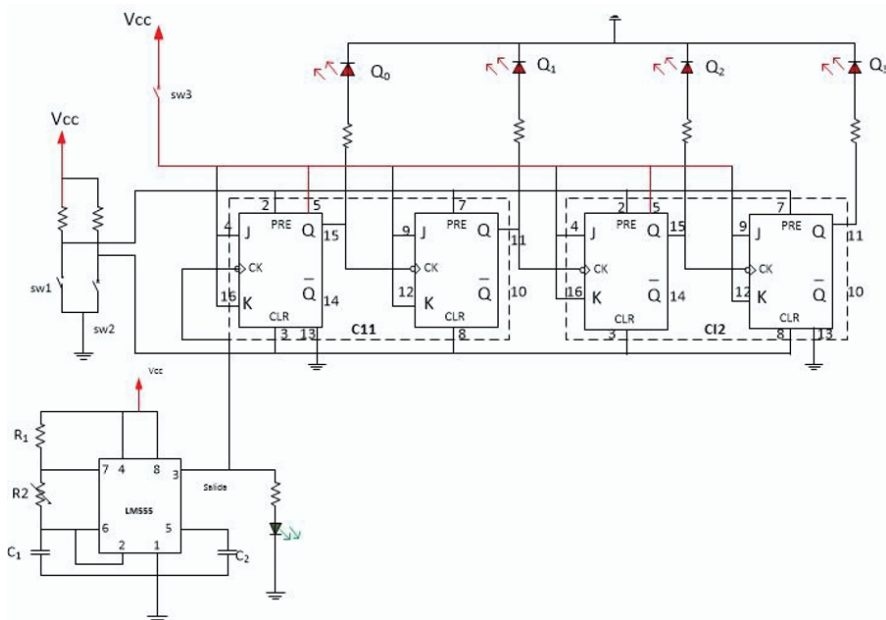


Figura 66
Contador asíncrono 4 bits ascendente

- Verifique que se cumpla todas las condiciones de conexiones del circuito.
- Cierre el interruptor sw3 y observe el destello de los LEDs. (revise el circuito de nuevo en caso que no prenda ningún LED).
- De acuerdo al destello emitido por los LEDs realice una tabla de conteo del bit más significativo (MSB) al bit menos significativo (LSB), tabla 21.
- Disminuya la resistencia R2, girando el preset y observe el destello de los LEDs: ¿hubo alguna modificación en el conteo?, ¿Qué fue lo que modificó la disminución de R2?
- Realice el diagrama de tiempos del contador asíncrono ascendente de 4 bits sobre la figura 67.
- Con el contador en funcionamiento cierre el interruptor sw2, ¿Qué observa en el contador? Terminado de anotar las obser-

vacaciones, regrese el interruptor sw2 a apagado (OFF). Vea lo que pasa en el contador.

- Con el contador en funcionamiento cierre el interruptor sw1, ¿Qué observa en el contador? Terminado de anotar las observaciones, regrese el interruptor sw1 a apagado (OFF). Vea lo que pasa en el contador.
- Cierre ambos interruptores sw1 y sw2 y observe las salida del contador ¿Qué fue lo que sucedió?
- Habrá una discusión con sus compañeros de todos estos pasos que se realizaron.

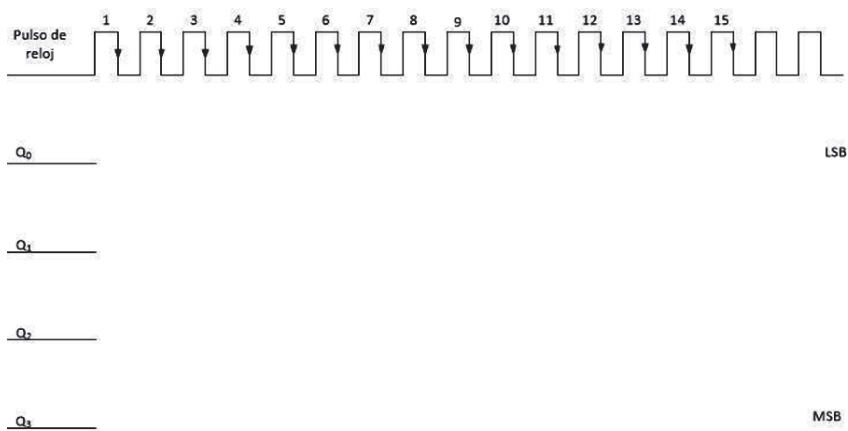


Figura 67
Diagrama del tiempo de contador asíncronicode 4 bits ascendnte

Tabla 21
Conteo binario

Q_3	Q_2	Q_1	Q_0

Una vez terminado de realizar las pruebas experimentales en la misma tablilla de conexiones y con el mismo circuito contador asíncrono 4 bits ascendente, cambie las salidas de Q_0 , Q_1 , Q_2 y Q_4 a la $\bar{Q}$ de cada JK, ver la figura 68.

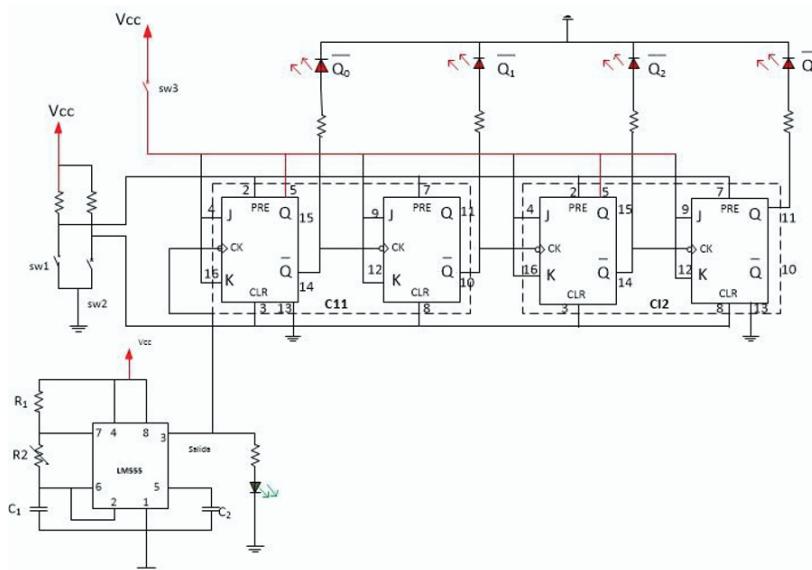


Figura 68
Contador asíncrono 4 bits descendente

- Verifique que se cumpla todas las condiciones de conexiones del circuito.
- Cierre el interruptor sw3 y observe el destello de los LEDs (revise el circuito de nuevo en caso que no prenda ningún LED).
- De acuerdo al destello emitido por los LEDs realice una tabla de conteo del bit más significativo (MSB) al bit menos significativo (LSB), tabla 22.
- Realice el diagrama de tiempos del contador asíncrono descendente de 4 bits sobre la figura 69.
- Con el contador en funcionamiento cierre el interruptor sw2, ¿Qué observa en el contador? Terminado de anotar las obser-

vacaciones, regrese el interruptor sw2 a apagado (OFF). Vea lo que pasa en el contador.

- Con el contador en funcionamiento cierre el interruptor sw1, ¿Qué observa en el contador? Terminado de anotar las observaciones, regrese el interruptor sw1 a apagado (OFF). Vea lo que pasa en el contador.
- Cierre ambos interruptores sw1 y sw2 y observe las salida del contador ¿Qué fue lo que sucedió?
- Habrá una discusión con sus compañeros de todos estos pasos que se realizaron.

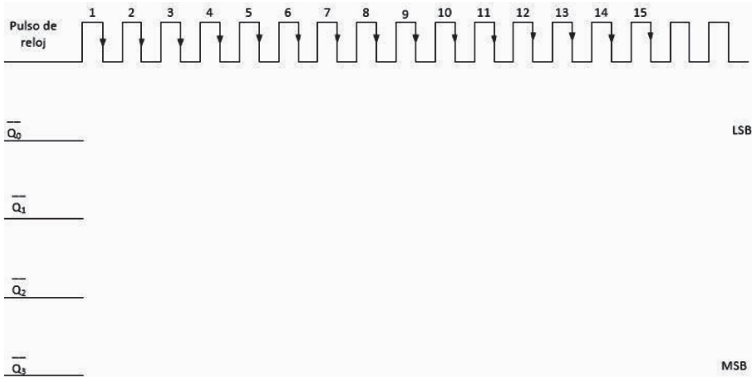


Figura 69
Diagrama del tiempo de contador
asincrónico de 4 bits descendente

Tabla 22
Conteo binario

$\overline{Q_3}$	$\overline{Q_2}$	$\overline{Q_1}$	$\overline{Q_0}$

Procedimiento: Armar el circuito de la figura 70, contador síncrono 4-bits ascendente con cuatro flip-flops JK disparados por flanco negativo (Dos CI SN74LS76), todas las entradas de reloj se encuentran en paralelo conectados al pulso de reloj del multivibrador. El reloj externo es proporcionado por el temporizador 555. El primer flip-flop está conectado de la forma “toggle”, observe que Q_0 cambia en cada impulso de reloj a medida que el contador avanza desde su estado original hasta su estado final. Tómese en cuenta que Q_1 pasa al estado contrario cada vez que Q_0 está en 1 y se produce un impulso de reloj. Observe que Q_2 cambia de estado solo cuando Q_0 y Q_1 están en nivel alto. Esta condición se detecta mediante la compuerta AND1 cuya salida se aplica a J_2 y K_2 . La cuarta etapa, varía solo dos veces en la secuencia. Estas dos transiciones ocurren justo cuando Q_0 , Q_1 y Q_3 están a nivel alto. Esta condición se decodifica mediante la compuerta AND2, de forma que cuando se produce un impulso de reloj, cambia de estado. En los demás casos, las entradas J_3 y K_3 están a nivel bajo.

- Verifique que se cumpla todas las condiciones de conexiones del circuito.
- Cierre el interruptor sw3 y observe el destello de los LEDs (revise el circuito de nuevo en caso que no prenda ningún LED).
- De acuerdo al destello emitido por los LEDs realice una tabla de conteo del bit más significativo (MSB) al bit menos significativo (LSB), tabla 23.
- Disminuya la resistencia R_2 , girando el preset y observe el destello de los LEDs: ¿hubo alguna modificación en el conteo? ¿Qué fue lo que modificó la disminución de R_2 ?
- Realice el diagrama de tiempos del contador síncrono ascendente de 4 bits sobre la figura 71.
- Con el contador en funcionamiento cierre el interruptor sw2, ¿Qué observa en el contador? Terminado de anotar las observaciones, regrese el interruptor sw2 a apagado (OFF). Vea lo que pasa en el contador.

- Con el contador en funcionamiento cierre el interruptor sw1, ¿Qué observa en el contador? Terminado de anotar las observaciones, regrese el interruptor sw1 a apagado (OFF). Vea lo que pasa en el contador.
- Cierre ambos interruptores sw1 y sw2 y observe las salida del contador ¿Qué fue lo que sucedió?
- Habrá una discusión con sus compañeros de todos estos pasos que se realizaron.

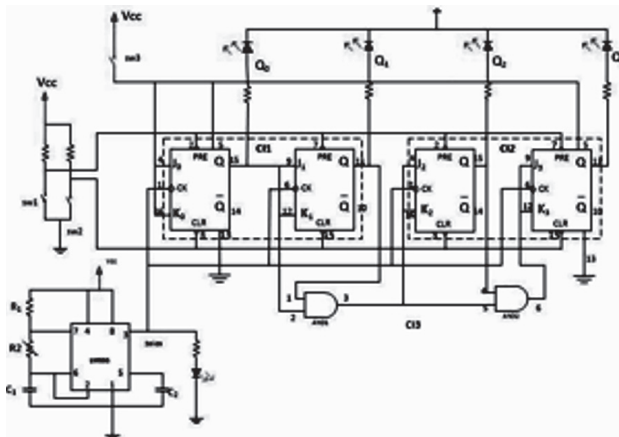


Figura 70
Contador síncrono 4 bits ascendente



Figura 71
**Diagrama del tiempo de contador
síncrono de 4 bits descendiente**

Tabla 23
Conteo binario

Q_3	Q_2	Q_1	Q_0

IV

Implementación de sistemas digitales

Con la comprensión general de las prácticas realizadas de las unidades I, II y III, el estudiante diseñará un sistema digital aplicado. El diseño lógico experimental lo presentará en una tablilla de conexiones. Como opcional podrá utilizar software de aplicación en interfaz con la computadora mediante los puertos de comunicación serie y paralelo. El estudiante podrá optar por elegir un proyecto propuesto dentro de este manual o en su caso presentar una opción basado en el conocimiento del curso.

La memoria del proyecto debe contener:

1. Problema que dio origen a la idea.
2. Objetivo del proyecto.
3. Material y equipo utilizado
4. Investigaciones realizadas.
5. Cálculo y operaciones.
6. Procedimiento del desarrollo del proyecto.
7. Diagramas topológicos, lógicos y gráficos realizados.
8. Imágenes (fotos).
9. Costos.

10. Observaciones, comentarios.
11. Conclusiones.
12. Bibliografía consultada.

Proyecto que puede elegir para la implementación de un sistema digital:

1. Indicador de nivel de agua en cisternas.
2. Sistema de vigilancia residencial.
3. Medir la velocidad del viento.
4. Contador de entrada y salidas de vehículos en estacionamientos.
5. Control de tráfico.

Indicador de nivel de agua en cisternas

Problemática

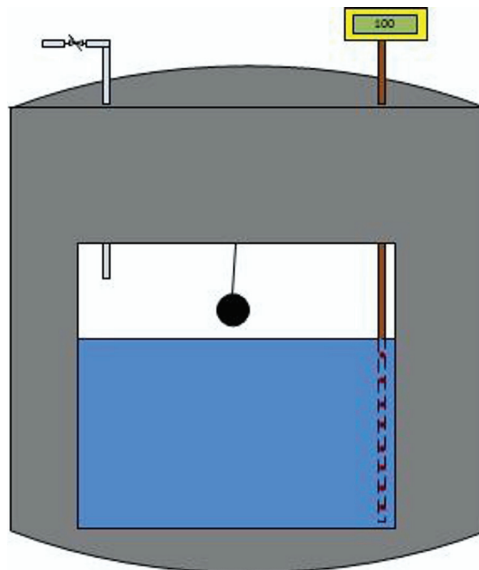
Dado el crecimiento poblacional y las grandes cantidades de uso de agua en agricultura, industria y turismo, ocasionan un desabasto en las colonias de las ciudades, debido a esto muchos usuarios de la red de agua potable optan por adquirir una cisterna para almacenamiento de agua (figura 72), y de la cisterna realizar la distribución a las áreas de consumo de la residencia. La entrada de agua a la cisterna es conectada a la toma de agua después del medidor. Dado que en la mayoría de los casos donde se tiene cisterna se cuenta con un sistema de bombeo interno automático, se asume que siempre se cuenta con agua sin saber si hubo un corte debido a problemas técnicos presentados en el suministro por mantenimiento, desabasto, falla u omisiones de la red de bombeo. Dado la situación, el usuario no se previene y continúa con las cantidades requeridas diarias sin racionar el producto. Esto provoca el vaciado de la cisterna que trae como consecuencia la falta de agua, lo cual causa un trastorno en las actividades diarias, en el manejo de alimentos, baños, limpieza personal.

Solución

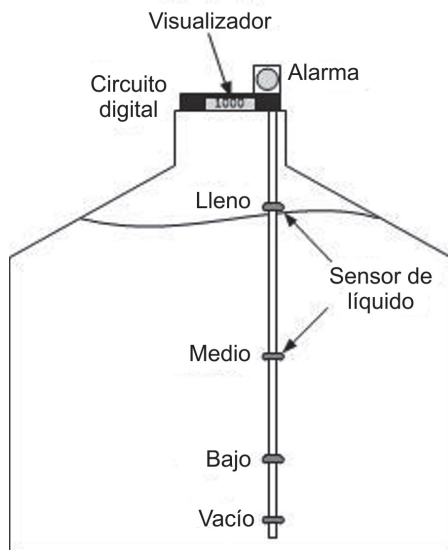
Contar con sistema digital indicador, visual y sonoro, del nivel de agua con el fin de que se pueda detectar las cantidad de agua existente en el momento y escuchar una alarma sonora cuando el nivel de la cisterna sea crítico, figura 72. El objetivo principal es tomar precauciones en el racionamiento del agua en caso de corte.

- Tecnología de sensores: conductores de metal o flotadores.
- CI: Codificadores, compuertas lógicas, display, decodificadores.

Puede optar en utilizar el visualizador de números de la figura 47 o 48 presentado en la práctica 7 y adapte los sensores conductores de metal o flotadores a la entrada del codificador como se ve. También utilice una adaptación para la colocación de alarma sonora en el nivel medio o bajo. En la figura 73 se muestra el circuito de referencia para indicador de nivel de agua.



a)



b)

Figura 72

a) Cisterna de almacenamiento con indicador de nivel visual y alarma sonora, b) sensores de nivel

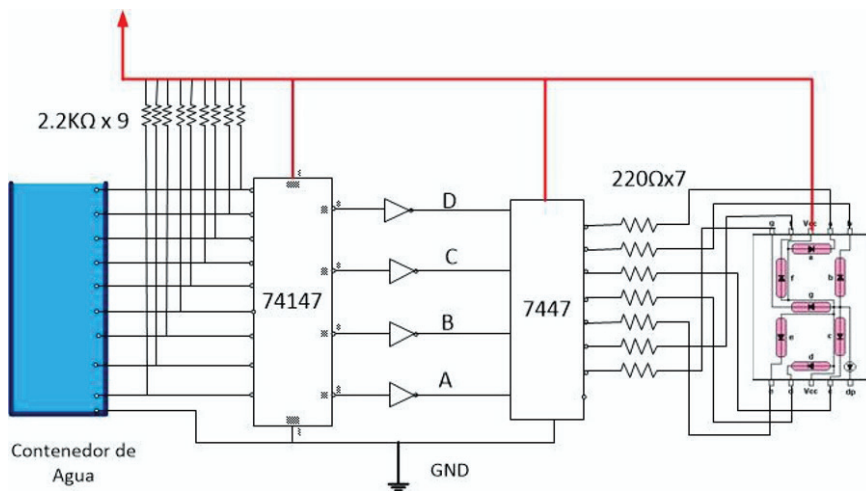


Figura 73

Circuito indicador de nivel visual para cisterna y alarma sonora

Sistema de vigilancia residencial

Problemática

La inseguridad en zonas residenciales ha ido en aumento debido a las condiciones sociales y económicas por las que está pasando la población, situación que recae principalmente en robos a casa habitación, por ser más vulnerables cuando se encuentran solas, allanándolas y hurtando los bienes que se encuentran en ellas.

El robo de casa habitación tiene efectos en la economía familiar, ya que los bienes difícilmente son recuperados.

Los sistemas de seguridad son muy diversos en el mercado, desde alarmas sonoras, grabación de video hasta vigilancia por GSM o internet. Los costos varían con base a la cobertura de protección, algunos con costos accesibles a casas residenciales y otros muy costosos usados en comercios o industrias, hay quienes pagan seguridad por contratos anuales donde se realizan pagos de renta mensual y otros optan con protección excesiva de bardas, rejas, púas, alambres con efectos sociales debido a que generan contextos y geografías de defensa y exclusión frente a los vecinos.

Solución

Una medida preventiva es realizar un sistema de seguridad residencial de bajo costo y accesible a todas los niveles sociales, que utilice circuitos digitales combinacionales y secuenciales y como adicional pueda enviar una señal codificada de alerta de celular a celular.

Tecnología de sensores: reed switch, sensores magnéticos, sensores de movimiento

CI: Multiplexores, demultiplexores, contadores.

Para la construcción de su sistema de seguridad residencial se requiere conocer las zonas que se cubrirán: entradas principales, ventanas, cocheras y techos.

En la figura 69 se presenta el diagrama a bloques de un sistema de seguridad para ocho zonas de protección, es un diseño básico donde el estudiante puede extender la cobertura a más zonas; puede agregar pantalla en la salida o agregar un teclado para activar o desactivar el sistema, o una opción para enviar mensaje a su teléfono celular, de acuerdo a la disponibilidad presupuestal del equipo de estudiantes.

Para el sistema mostrado en la figura 74 puede utilizar los circuitos integrados: 1 multiplexor 74HC151, 1 demultiplexor 74HC138, 1 contador de décadas 74LS193, 1 LM555, 8 interruptores magnéticos o red switch para alarmas 1 polo 1 tiro, 8 LEDs.

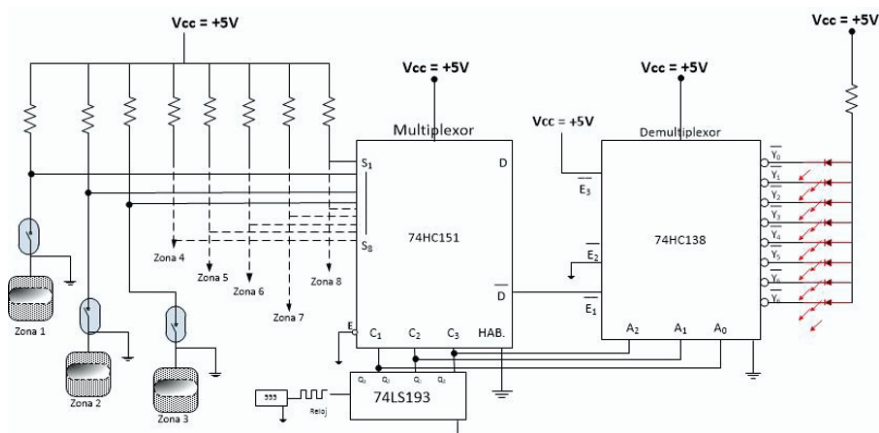


Figura 74
Sistema de seguridad residencial

Medición de la velocidad del viento

Problemática

La importancia que tiene el estudio de los vientos es proporcionar información de los impactos que puede ocasionar en la erosión de la tierra, en sedimentación, dimensionar estructuras de edificios, edifi-

caciones elevadas, diseño de campos de generación eólicos y aeronáuticos entre otras.

El anemómetro es un aparato meteorológico que se usa para la predicción del clima y, específicamente, para medir la velocidad del viento. Es un dispositivo para medir la velocidad del flujo de aire en la atmósfera, en túneles de viento y en otras aplicaciones de flujo de gas. El más utilizado para medir la velocidad del viento es el anemómetro eléctrico de copa giratoria, en el que las copas giratorias impulsan un generador eléctrico. La salida del generador opera un medidor eléctrico que está calibrado en velocidad del viento. El rango útil de este dispositivo es de aproximadamente 10 a 180 kilómetros por hora.

También se puede utilizar una hélice para impulsar el generador eléctrico, como en el anemómetro de hélice. En otro tipo de unidad impulsada por el viento, las paletas giratorias operan un contador, las revoluciones son cronometradas por un cronómetro y se convierten a la velocidad del aire. Este dispositivo es especialmente adecuado para la medición de bajas velocidades.

En meteorología, se usan principalmente los anemómetros de cazoletas o de molinete, especie de diminuto molino de tres aspas con cazoletas sobre las cuales actúa la fuerza del viento; el número de vueltas puede ser leído directamente en un contador o registrado sobre una banda de papel (anemograma), en cuyo caso el aparato se denomina anemógrafo.

Solución

Existen diversas técnicas para la velocidad del viento mediante el uso de anemómetros: generador eléctrico, convertidores de frecuencia a voltaje, microcontroladores con entradas digitales y contadores con circuitos monoestables.

Tecnología de sensores: interruptores reed-switch, sensores de efecto hall, opto-interruptores.

Rotación mecánica: cazoletas o tazas, hélices.

Circuitos Integrados (CI): multivibrador astable 555, multivibrador monoestables 555 y 74121, contador de décadas 74LS90, decodificador BCD a 7 segmentos.

Por el contenido del curso se propone realizar un anemómetro con interruptores red-switch, no obstante el equipo de estudiantes puede elegir el sensor que considere conveniente al sistema mecánico que usará en el proyecto. Para el caso del contador se recomienda el uso de circuitos monoestables.

Se recomienda utilizar las copas giratorias, cazoletas o tazas, adaptando algún material plástico o pvc ligero como tazón chico, o bolas de plásticos donde se guardan juguetes que al abrirse quedan dos semiesfera, o construirla con resinas mediante un molde. Para fijar las cazoletas se pueden utilizar rodamientos, varillas roscadas, tuercas, tornillos, arandelas, y accesorios para construir su medidor de viento. En la figura 75 se muestra la forma de las cazoletas.

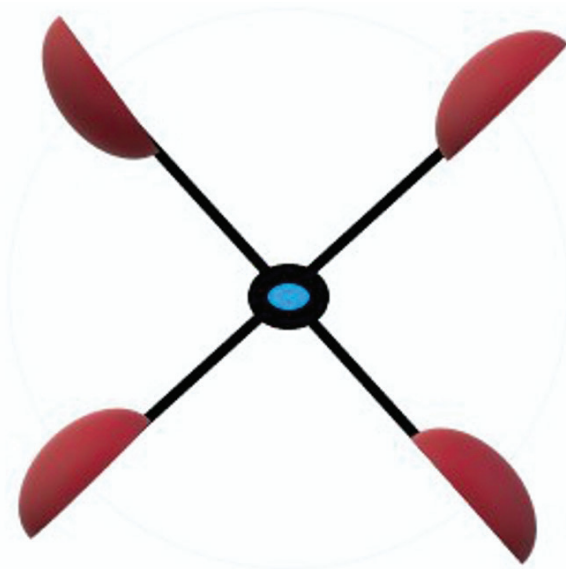


Figura 75
Cazoletas medidor de viento

Para la entrada de la señal digital se propone un multivibrador monoestable con entradas de disparador Schmitt SN74121N que cuenta con entrada doble de disparo de transición negativa y una entrada simple de disparo de transición positiva que se puede utilizar como una entrada de inhibición. El 74121 es un CI *one-shot* (OS) individual no redisparable. La figura 76 muestra el símbolo tradicional para el CI 74121. Observe que contiene compuertas lógicas internas para permitir que las entradas A_1 , A_2 y B disparen el OS en una variedad de formas. La entrada B es tipo disparador Schmitt y se le permite tener tiempos de transición lentos sin que pierda la capacidad de disparar en forma confiable el OS. Las terminales etiquetadas como R_{INT} , R_{EXT}/C_{EXT} se utilizan para conectar una resistencia y un capacitor externos para lograr la duración deseada en el pulso de salida. El 74LS121 puede producir anchos de pulso de aproximadamente 10 ns a 10 ms aproximadamente con una resistencia de temporización máxima de 40 k Ω y un capacitor de temporización máximo de 1000uF.

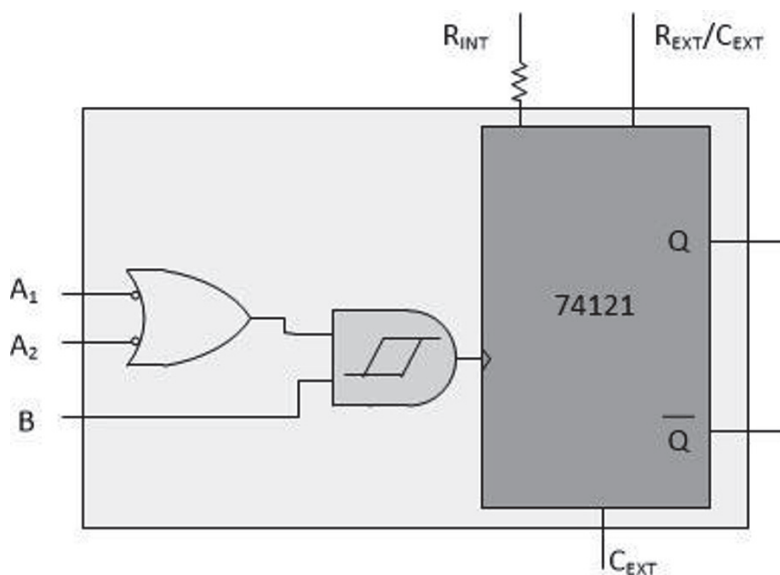


Figura 76
Símbolo lógico 74121

Para realizar el conteo se propone utilizar el SN74LS90N contador de décadas que contiene cuatro flip-flops maestro-esclavo y compuerta adicional para proporcionar un contador de división por dos y un contador binario de tres etapas para el que la duración del ciclo de conteo es dividir-entre-cinco. El contador tiene una puesta a cero con compuerta y entradas con puesta-a-nueve con compuerta para usarse en aplicaciones de complemento de nueve BCD. Para utilizar su longitud máxima de conteo (década, división-entre-doce o binario de 4 bits) de estos contadores, la entrada $\overline{CP\bar{1}}$ (1) debe estar conectada a la salida Q_A (12). Los impulsos de conteo de entrada se aplican a la entrada $\overline{CP\bar{1}}$ (14) y las salidas son como se describen en la tabla de función apropiada. El 7447 es un decodificador BCD a 7 segmentos conectados directamente los visualizadores. En la figura 77 se presenta el diagrama de un circuito medidor de viento.

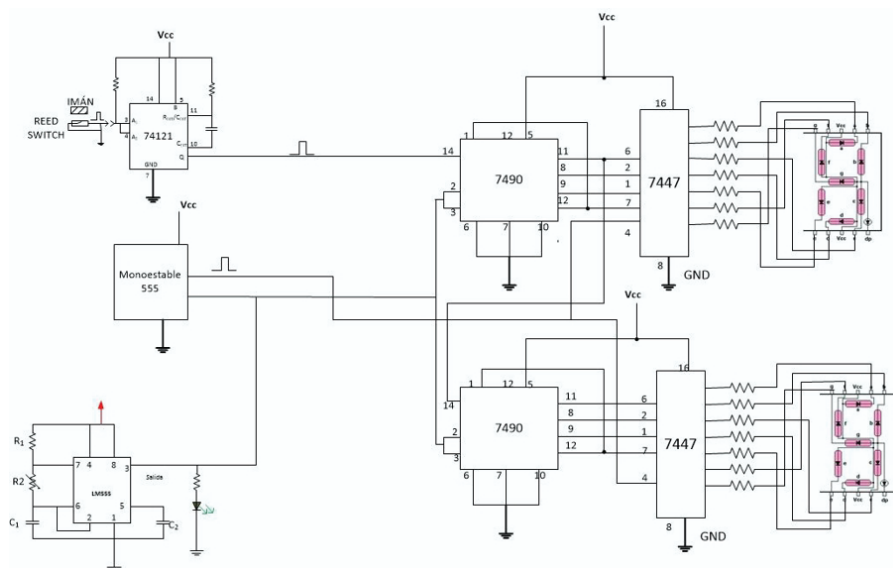


Figura 77
Circuito medidor de viento

Contador de vehículos para estacionamientos

Problemática

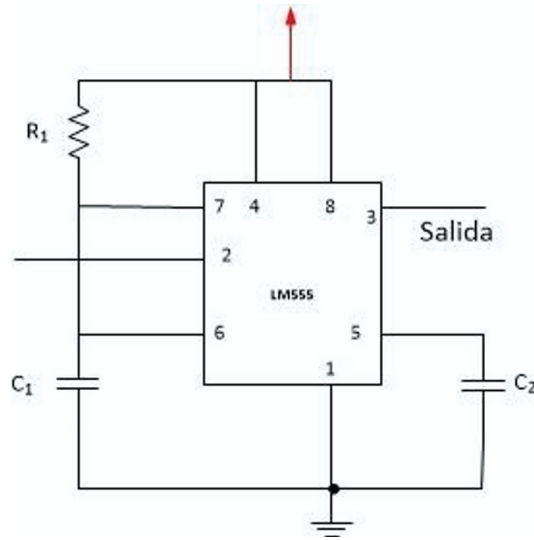
Universidades, supermercados, cines, salones de eventos cuentan con estacionamientos y tienen crecimiento en movilidad interna. La saturación de vehículos en los estacionamientos se observa más en ciertas ocasiones como las compras de fechas de pago quincenal, el estreno de una película, fiestas familiares y otras actividades que realizan las sociedades en las ciudades. Estas actividades cotidianas muchas veces provocan congestionamiento de vehículos, y hacen difícil la ubicación de espacios, gastos en combustible y contaminación excesiva, principalmente en espacios cerrados.

Solución

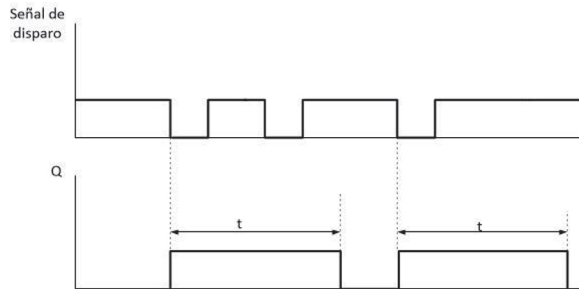
Para la entrada digital se propone utilizar un circuito monoestable no-redisparable 555, esto con la finalidad de evitar que durante el intervalo t de temporización se aplique un nuevo impulso de disparo, el citado intervalo no varía. La duración del impulso de salida es aproximadamente igual a $1.1RC$.

En la figura 78a Se presenta el monoestable no-redisparable implementado con el 555. Y en la figura 78b se presenta el cronograma de las señales del monoestable. Este simple circuito se puede usar para contar la cantidad de autos que ingresan a un estacionamiento.

Un diagrama a bloque de contador de vehículos, figura 79, se basa en sensores transmisor y receptor Infrarrojos IR para detectar objetos, en este caso automóviles. La salida del detector entra al temporizador multivibrador monoestable para generar un pulso y activar el contador de 4 dígitos con salida a 7 segmentos acoplados a cuatro pantallas que despliegan el conteo de vehículos que ingresan al estacionamiento.



a)



b)

Figura 78

a) Monoestable no-redisparable b) cronograma de monoestable

Para el circuito propuesto contador de vehículos, figura 80, se propone para el acoplamiento de los sensores IR utilizar un amplificador operacional LM358, donde se fija un voltaje de referencia a la entrada (2) que se ajusta con el potenciómetro RV1 en función la sensibilidad de Rx debido a distancia del vehículo. Cuando el voltaje en la entrada (3) es mayor al voltaje de referencia (2), el voltaje de salida

en (1) se va a + Vcc (saturación). Cuando el voltaje en la entrada (3) es menor al voltaje de referencia (2), el voltaje de salida en (1) se va a 0v. Este cambio en la salida del 358 hace que dispare al temporizador 555 para formar un pulso que genera el código en el 74C926 para mostrar el conteo en las pantallas de 7 segmentos (DIS1 a DIS4), cuatro transistores NPN (T1 a T4) son utilizados como controladores de fuente de salida para las pantallas. El multivibrador monoestable genera un pulso de período fijo que se puede configurar mediante el uso de la fórmula dada $T = 1.1RC$.

En este circuito hemos seleccionado que R1 es 470K y C1.



Figura 79
Diagrama a bloques de un contador de vehículos

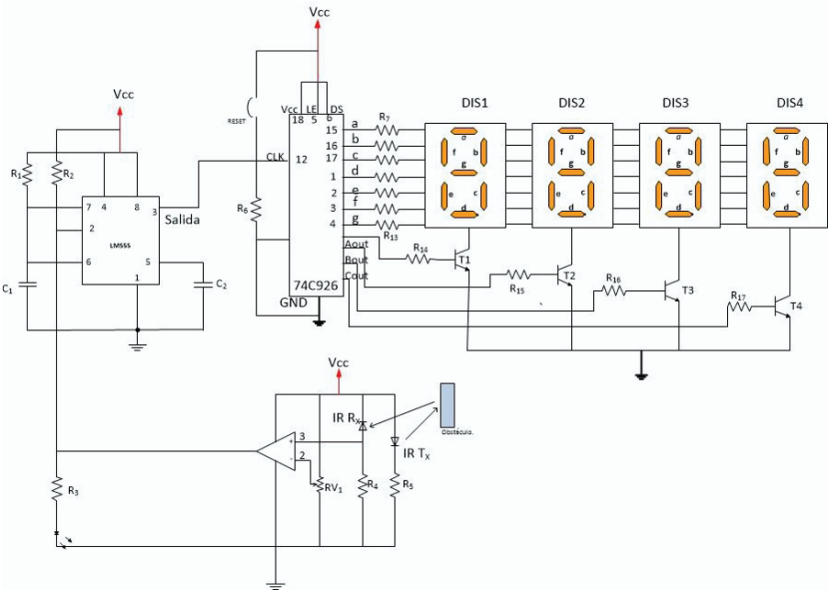


Figura 80
Circuito contador de vehículos

Control de tráfico

Problemática

Todas las ciudades cuentan con calles donde circulan vehículos como automóviles, camiones, motocicletas, bicicletas. Las calles se entrecruzan por lo que es necesario se controle el paso de vehículos para evitar accidentes y problemas de vialidad para los conductores y peatones que transitan las calles. Existen diversas formas para controlar de flujo de vehículos en avenidas que se interceptan: colocar señales fijas visuales de tráfico, semáforos o personal de tránsito. Para fines experimentales se implementará un sistema de control de semáforos en la intersección de dos calles para tráfico intenso de doble sentido como se muestra en la figura 81. La figura muestra los símbolos de semáforos con los tres colores reglamentarios: rojo (R), verde (V), ámbar (A).

Los tiempos para la circulación y alto de vehículos pueden ser propuesto por el estudiante, desde 15 segundos hasta 60 segundos), el tiempo de cambio de luces también los define el estudiante desde 3 segundos a 6 segundos.

La calle 1 y 2, así como la calle 3 y 4 son de doble sentido. Dada la geometría de circulación podemos observar en la figura 82 que mientras dos calles se encuentran en rojo, las otras dos se encuentran en verde. Se puede definir la secuencia de luces de los semáforos en la intersección con solo dos de ellos, ya sea 2 con 4, o 1 con 3, ya que ambos semáforos de las calles de doble sentido se apagarán o encenderán las luces verde, rojo y ámbar al mismo tiempo. Por lo que se puede definir los requisitos de la secuencia en el diagrama de la figura 73.

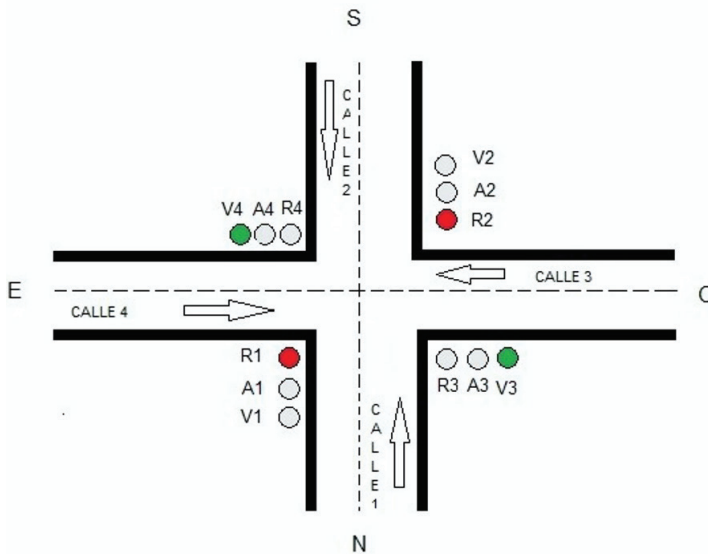


Figura 81
Controlador de tráfico para dos calles doble sentido

A partir de los requisitos definidos se puede establecer un diagrama de bloques del sistema que controla 12 pares de luces en paralelo. El sistema tiene 4 estados, por lo que se necesita un circuito lógico para controlar la secuencia de estados (lógica secuencial), generar los intervalos y generar una señal de reloj.

Se puede definir la secuencia de estados mediante una representación binaria, que muestre las luces que se encuentran encendidas.

Semáforo calle 1, calle 3

Primer estado 00: calle 1 verde V3, calle 3 rojo R2→V3R2

Segundo estado 01: calle 1 ámbar A3, calle 3 rojo R2→A3R2

Tercer estado 10: calle 1 rojo R3, calle 3 verde V2→R3V2

Cuarto estado 11: calle 1 rojo R3, calle 3 ámbar A2→R3A2

De la misma forma el semáforo calle 2, calle 4.

Primer estado 00: calle 2 verde V4, calle 4 rojo R1→V4R1

Segundo estado 01: calle 2 ámbar A4, calle 4 rojo R1→A4R1
 Tercer estado 10: calle 2 rojo R4, calle 4 verde V1→R4V1
 Cuarto estado 11: calle 2 rojo R4, calle 4 ámbar A1→R4A1

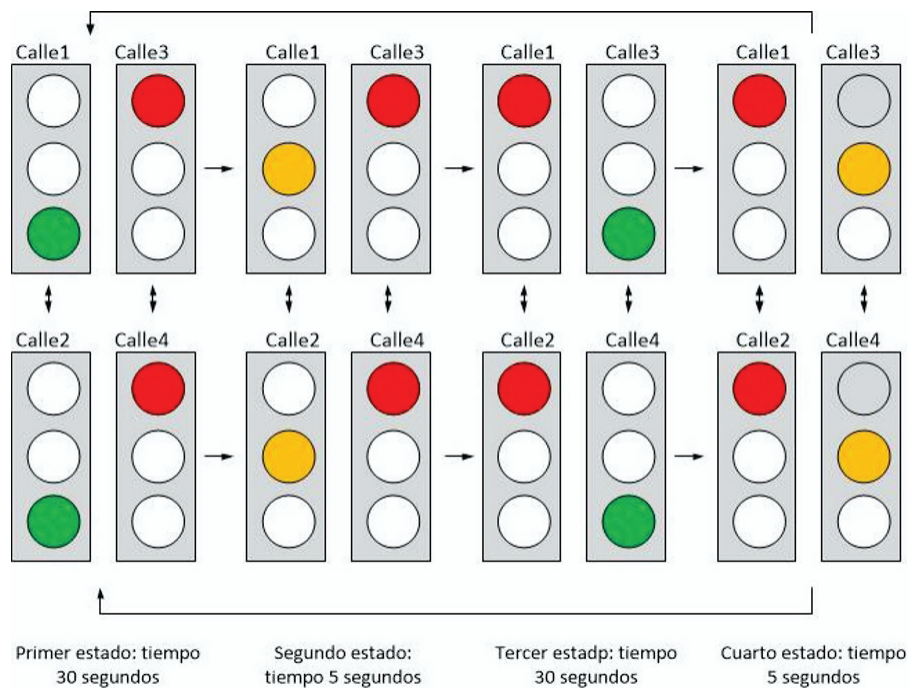


Figura 82
 Secuencia de luces de los semáforos de cuatro calles

Se puede observar que se tiene cuatro estados en el sistema y cada uno de ellos acciona el encendido de luces. Se puede utilizar un decodificador para determinar en cuál de los cuatro estados se encuentran en el sistema. La entrada son dos bits código binario, por lo tanto se propone emplear un decodificado de $2^2 = 4$ salida. La figura 83 muestra un decodificador con dos entradas y cuatro salidas y su tabla de verdad se presenta en la tabla 24.

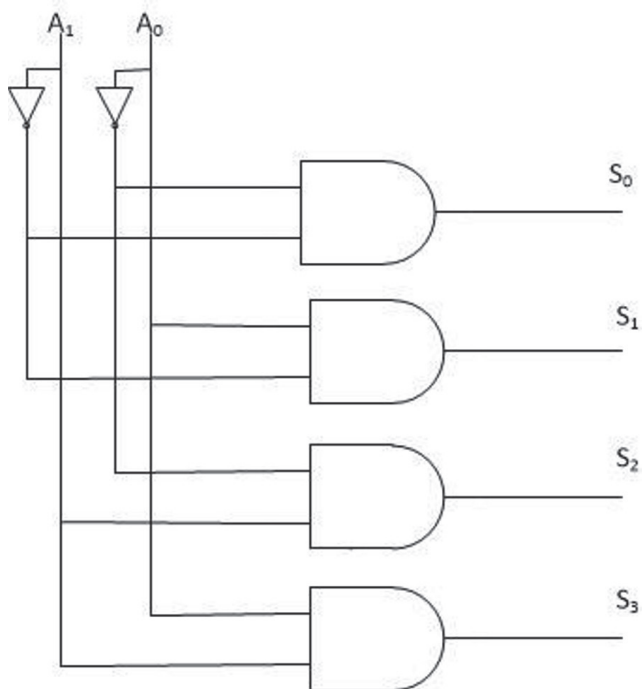


Figura 83
Lógica de decodificador de estados

Tabla 24
Tabla de verdad de lógica combinacional

Entradas de estado		Luces de semáforo encendidas, con salidas activas nivel alto			
A_1	A_0	$S_0(V3R2/V4R1)$	$S_1(A3R2/A4R1)$	$S_2(R3V2/R4V1)$	$S_3(R3A2/R4A1)$
0	0	1	0	0	0
0	1	0	1	0	0
1	0	0	0	1	0
1	1	0	0	0	1

Podemos observar de la tabla 21 que los tiempos largos son en S_0 y S_2 , mientras que S_1 y S_3 corresponde a los tiempos cortos, la lógica de disparos se muestra en la figura 84.

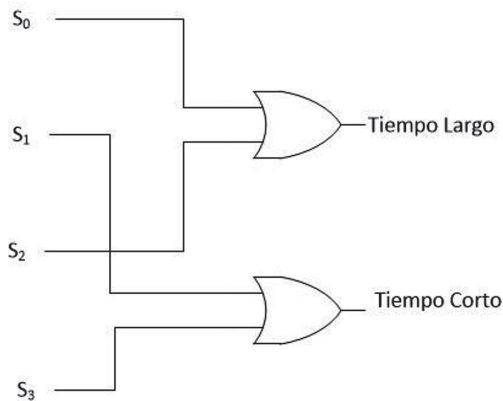


Figura 84
Lógica de tiempos de disparo

Ahora veamos la lógica de salida de la luces basada en la tabla 21, se tiene la lógica de la salida de luces mostrada en la figura 85.

$$V3 = S0, \quad A3 = S1, \quad R3 = S2 + S3 \quad V2 = S2, \quad A2 = S3, \quad R2 = S0 + S1$$

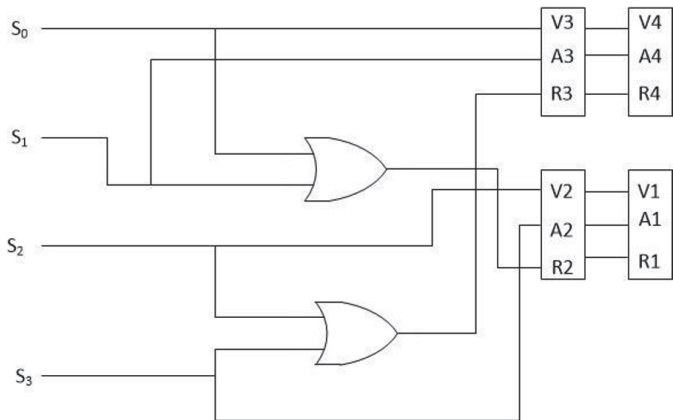


Figura 85
Lógica de salida de luces

La lógica combinacional completa se muestra en la figura 86

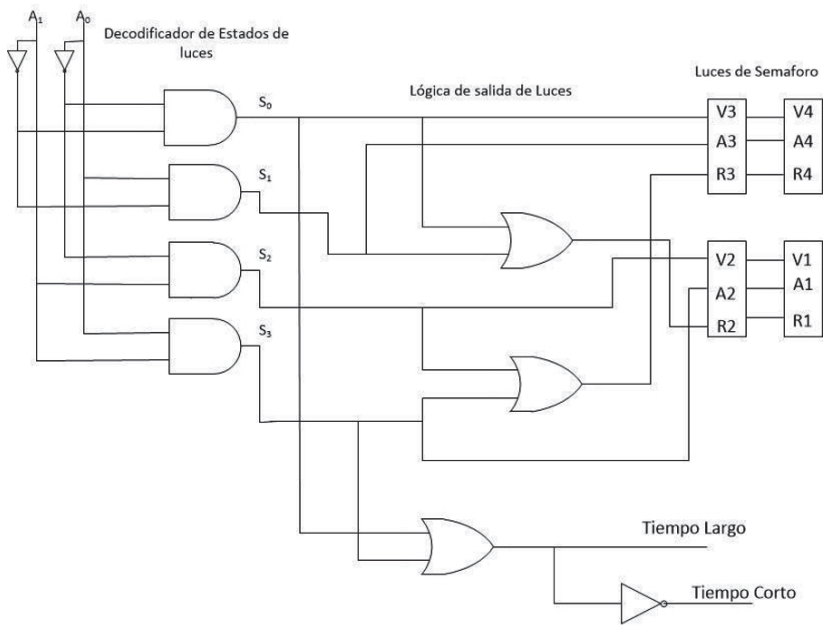


Figura 86
Lógica combinacional completa

Bibliografía

- Anemometer, *Encyclopedia Britannica*, (octubre 18, 2013), <https://www.britannica.com/technology/anemometer>
- Floyd, Thomas L. (2000). *Fundamentos de Sistemas Digitales*. Madrid: Pearson educación.
- Formatos para prácticas de laboratorio*, Universidad Autónoma de Baja California, Facultad de Ingeniería (Unidad Mexicali). https://ingenieria.mx1.uabc.mx/pe_iea/index.php/manuales/87-laboratorio/manuales/287-diseno-digital-11680
- Gajski, Daniel D. (1997). *Principios de diseño digital*. Madrid: Prentice Hall, Iberia.
- Garza, Garza, Juan Ángel. (2006). *Sistemas digitales y electrónica digital, prácticas de laboratorio*. México, Pearson educación. Facultad de Ingeniería Mecánica y Eléctrica Universidad Autónoma de Nuevo León.
- Guevara Rodríguez María del Socorro, *Manual de prácticas de Laboratorio de diseño digital y sistemas digitales*, Ciudad de México-México UNAM, Facultad de Ingeniería, División de Inge-

niería eléctrica, departamento de ingeniería electrónica. <http://profesores.fi-b.unam.mx/guevarod/practicas/dd/ManualPracticasDDySDCK.pdf>

- Hill, Frederick J, Peterson Gerald R. (1993) *Teoría de conmutación y diseño lógico*. México: Editorial Limusa, S. A de C. V.
- Lloris Ruiz, Antonio, Prieto Espinoza, Alberto, Parrilla Roure, Luis (2003). *Sistemas digitales*. España: MacGraw-Hill.
- Mandado Pérez, Enrique, Mandado Rodríguez, Yago. (2008). *Sistemas electrónicos digitales*. (9ª ed.). Marcombo, Ediciones Técnicas.
- Mano, M. Morris. (2003). *Diseño digital* (3ª ed.). México: Pearson educación.
- Mano, M. Morris. (1998). *Fundamentos de diseño lógico y computadoras*. México: Pearson educación: Prentice Hall.
- Marcovitz, Alan B. (2005). *Diseño digital* (2ª ed.). Mexico: McGraw-Hill.
- Olmos, Ramírez, Héctor Bolívar. (2006). *Práctica de laboratorio de circuitos lógicos y computadoras II*. México: Universidad Autónoma Metropolitana, División de Ciencias Básicas e Ingeniería, Departamento de Electrónica.
- P. B. Zbar, A. P. Malvino y M. A. Miller, (2001). *Prácticas de electrónica* (7ª edición). Ciudad de México-México: Marcombo-Alfaomega.
- Ramos Fuentes Pablo, (2000) Creación del portal “Circuitos Lógicos” en Internet. Proyecto de colaboración ESIME-BNCT. Agosto, 1999 - diciembre, 2000.
- Roth, Charles H. (2005). *Fundamentos de diseño lógico* (5ª ed). México: International Thomson Editores, S. A de C. V.
- Software CircuitMaker Student V6.2 Copyright 1999 Protel Technology, Inc 5252 N Edgewood Dr Ste 175 Provo UT 84604 USA.

Software Microsoft Visio Premium 2010, Microsoft® Office 2010 Proofing Tools.

Thomas L. Floyd (2000). *Fundamentos de sistemas digitales* (7ª ed.). Madrid: Pearson educación, S. A.

Tocci, Ronald J. (1995). *Digital System: principles and applications* (6th ed) Englewood Cliffs, New Jersey Columbus, Ohio: Prentice Hall.

Tocci, Ronald J., Neals S. Widmer, Gregory L. Moss. (2007). *Sistemas digitales. Principios y aplicaciones*, (10ª ed.). México: Pearson educación, S. A.

Wakerly, John F. (1992). *Diseño digital: principios y prácticas*. México: Prentice-Hall Hispanoamérica.

Ligas de consultas digitales en internet:

<https://www.allaboutcircuits.com/> EETech Media, LLC.

<https://www.electronics-tutorials.ws> ASPENCORE.

<https://www.alldatasheet.com/> Alldatasheet.com 2003-2019.

<https://www.utm.edu/staff/leeb/3b3.htm>

<https://www.electronics-tutorials.ws/waveforms/monostable.html>

<https://www.carrod.mx>

<https://electronicsforu.com>

<https://circuitdigest.com>

Acerca del autor



GILBERTO GONZÁLEZ SORIANO Ingeniero en Comunicaciones y Electrónica por el Instituto Politécnico Nacional, durante sus estudios de ingeniería trabajó en la compañía de discos RCA Víctor como técnico en electrónica. En 1988 se integró al Departamento de Diseño del Centro de Investigaciones Biológicas en la Ciudad de La Paz, Baja California Sur, y se incorporó al departamento de mantenimiento preventivo y correctivo de equipos electrónicos de control y de instrumentación científica utilizados en los laboratorios y áreas experimentales. Ha participado en el diseño, desarrollo y construcción de

instalaciones de laboratorios, para uso experimental y analíticos; ha colaborado en asesorías e instalaciones de equipos diversos; ha participado y asistido en diversos congresos y reuniones científicas, enfocados principalmente a los procesos de acreditación y certificación de los laboratorios de prueba. Profesor e instructor en las materias de electrónica, circuitos eléctricos, control de motores y metrología en el CONALEP La Paz durante 1990-1998.

En 1995 realizó su tesis de licenciatura *Interferómetro holográfico* presentado en el Centro Interdisciplinario de Ciencias Marinas del Instituto Politécnico Nacional.

En 2009 se titula como maestro en ciencias por la Facultad de Ciencias Químicas e Ingeniería, Universidad de Baja California, (2007-2009), con la tesis *Controlador de oxígeno disuelto para estudios ecofisiológicos de organismos marino*.

Desde 2009 se integró al programa de acuicultura del Centro de Investigaciones Biológicas del Noroeste SC, La Paz, para realizar el desarrollo y el diseño de un sistema de control de variables fisicoquímicas como temperatura, oxígeno disuelto, pH.

Profesor-investigador de la Universidad Autónoma de Baja California Sur (2009-2020), en los cursos de Diseño Digital, Matemáticas III y IV, Instrumentación y Metrología.

Ligas de consultas digitales en internet:

<https://www.allaboutcircuits.com/> EETech Media, LLC.